



www.fee.bzh

White paper For Engineer Eyes

WP-0013Bf – Jan. 2022  
Auteur: J. Pontois

# PLLs pour pilotes et synthétiseurs

## 1. Généralités

|   |           |
|---|-----------|
| <b>1. OBJET ET CONTEXTE .....</b>   | <b>4</b>  |
| <b>2. ABREVIATIONS .....</b>  | <b>5</b>  |
| 2.1. TERMES GENERAUX.....   | 5         |
| 2.2. TERMES DU DOMAINE RADIO .....  | 5         |
| 2.3. TERMES DU DOMAINE ELECTRONIQUE.....                                      | 6         |
| 2.3.1. <i>Généraux</i> .....  | 6         |
| 2.3.2. <i>Composants</i> .....  | 6         |
| 2.3.3. <i>Technologie</i> .....   | 7         |
| 2.4. TERMES DE TRAITEMENT NUMERIQUE .....                                     | 7         |
| <b>3. NOTIONS DE BASE.....</b>  | <b>8</b>  |
| 3.1. NOTATIONS ET DEFINITIONS .....   | 8         |
| 3.2. QUANTIFICATION .....   | 8         |
| 3.3. ECHANTILLONNAGE .....  | 10        |
| 3.3.1. <i>Présentation</i> .....  | 10        |
| 3.3.2. <i>Le repliement spectral</i> .....                                    | 10        |
| 3.3.3. <i>Cas des signaux parasites</i> .....                                 | 12        |
| 3.3.4. <i>Le sur-échantillonnage</i> .....                                    | 13        |
| 3.3.5. <i>Le sous-échantillonnage</i> .....                                   | 13        |
| 3.3.6. <i>Filtre anti-repliements</i> .....                                   | 14        |
| 3.4. OSCILLATEURS ET BRUIT DE PHASE .....                                     | 15        |
| 3.4.1. <i>Description</i> .....   | 15        |
| 3.4.2. <i>Expression mathématique</i> .....                                   | 15        |
| 3.4.3. <i>Mesure du bruit de phase</i> .....                                  | 18        |
| 3.4.4. <i>Modélisation du bruit de phase d'un oscillateur</i> .....           | 18        |
| 3.4.5. <i>Exemples de bruit de phase théorique</i> .....                      | 20        |
| 3.4.6. <i>Oscillateurs hyperfréquences du commerce</i> .....                  | 21        |
| 3.4.7. <i>Gigue de phase</i> .....  | 22        |
| 3.5. CONVERTISSEURS ANALOGIQUE-NUMERIQUE (CAN) .....                          | 24        |
| 3.5.1. <i>Caractérisation des CAN</i> .....                                   | 24        |
| 3.5.2. <i>Effet de la gigue de phase de l'horloge d'échantillonnage</i> ..... | 25        |
| 3.5.3. <i>Bruit de phase sur l'horloge d'échantillonnage</i> .....            | 28        |
| 3.6. OSCILLATEUR NUMERIQUE (NCO).....   | 29        |
| 3.6.1. <i>Principe</i> .....  | 29        |
| 3.6.2. <i>Extension à d'autres bases que 2</i> .....                          | 29        |
| 3.6.3. <i>Extension au produit de deux nombres premiers entre eux</i> .....   | 30        |
| 3.6.4. <i>Cas général</i> .....   | 31        |
| <b>4. BOUCLES A VERROUILLAGE DE PHASE (PLL).....</b>                          | <b>32</b> |
| 4.1. PLL SIMPLE .....   | 32        |
| 4.1.1. <i>Modélisation</i> .....  | 32        |
| 4.1.2. <i>Bruit de phase</i> .....  | 34        |
| 4.1.3. <i>Diviseurs de fréquence</i> .....                                    | 37        |
| 4.1.4. <i>Comparateurs de phase</i> .....                                     | 40        |
| 4.1.5. <i>Filtres de boucle</i> .....   | 45        |
| 4.1.6. <i>FLL</i> .....   | 60        |
| 4.2. PLL SIMPLE PILOTEE PAR DDS .....   | 61        |
| 4.3. PLL A BOUCLES MULTIPLES.....   | 61        |
| 4.4. PLL SIMPLE AVEC DECALAGE .....   | 63        |
| 4.5. PLL AVEC FILTRE NUMERIQUE.....   | 65        |
| 4.6. PLL NUMERIQUE .....  | 65        |

Figure 1 - Réponse du quantifieur à pas constant idéal ..... 8

Figure 2 - Allure du bruit de phase d'un oscillateur ..... 15

Figure 3 - PLL simple..... 32

Figure 4 - PLL simple : modèle linéaire ..... 33

Figure 5 - PLL simple : bruit de phase..... 35

Figure 6 - PLL : allure du bruit de phase ..... 36

Figure 7 - PLL simple : fonction de transfert..... 46

Figure 8 - PLL simple pilotée par DDS ..... 61

Figure 9 - PLL à double boucle ..... 62

Figure 10 - PLL simple à décalage ..... 64

Figure 11 - PLL simple avec filtre de boucle numérique ..... 65

# 1. OBJET ET CONTEXTE

Ce document en trois parties présente quelques architectures possibles pour des boucles à verrouillage de phase (Phase-Locked Loop, PLL), notamment dans le cadre de la construction d'un synthétiseur hyperfréquence à bas bruit de phase et faible spurious, mais aussi pour l'asservissement de pilotes.

Cette première partie traite des généralités et principes de base.

La deuxième partie (FEE WP-014) détaille plus particulièrement les PLL hybrides à traitement numérique, pour application en hyperfréquences.

La troisième partie (FEE WP-015) examine le chaînage des PLL, pour application en telecom.

Note : document interne original 010-NT-005C de Décembre 2018 (version A de 2013), passage en « White Paper » en décembre 2021.

Ce document de FEE est fourni pour information, sans aucune garantie. Sa copie partielle n'est pas autorisée.

## 2. ABREVIATIONS

De nombreux acronymes sont utilisés dans ce document, se référant pour la plupart à la langue anglaise. Quelques acronymes français sont conservés, quand leur usage est estimé suffisamment répandu.

### 2.1. TERMES GENERAUX

|          |  |
|----------|--|
| GCD      | Greatest Common Divider                              |
| PGCD     | Plus Grand Commun Diviseur                           |
| NSD      | Noise Spectral Density<br>Densité spectrale de bruit |
| PSD      | Power Spectral Density                               |
| DSP      | Densité Spectrale de Puissance                       |
| SFDR     | Spurious-Free Dynamic Range<br>(non traduit)         |
| SNR, S/N | Signal to Noise Ratio                                |
| S/B      | Rapport Signal à Bruit                               |

### 2.2. TERMES DU DOMAINE RADIO

|                  |  |
|------------------|--|
| RF               | Radio Frequency  |
| RF               | Radio Fréquence  |
| VLF              | Very Low Frequency (30 kHz – 300 kHz)<br>Très Basse Fréquence                |
| LF               | Low Frequency (300 kHz – 3 MHz)<br>(Basse Fréquence)                         |
| HF               | High Frequency (3 MHz – 30 MHz)<br>Haute Fréquence                           |
| VHF              | Very High Frequency (30 MHz – 300 MHz)<br>Très haute fréquence               |
| UHF              | Ultra High Frequency (300 MHz – 3000 MHz)<br>Ultra haute fréquence           |
| IF               | Intermediate Frequency   |
| FI               | Fréquence Intermédiaire  |
| IP <sub>n</sub>  | Intercept Point (order n)<br>Point d'interception d'ordre n                  |
| IIP <sub>n</sub> | Input Intercept Point (order n)<br>Point d'interception d'ordre n en entrée  |
| OIP <sub>n</sub> | Output Intercept Point (order n)<br>Point d'interception d'ordre n en sortie |

|       |   |
|-------|---|
| IMDRn | InterModulation Dynamic Range (order n) |
| LO    | Local Oscillator                        |
| OL    | Oscillateur Local                       |

## 2.3. TERMES DU DOMAINE ELECTRONIQUE

### 2.3.1. GENERAUX

|     |  |
|-----|--|
| DDR | Double Data Rate   |
| PID | Proportional, Integral, Derivative<br>Proportionnel, Intégrateur, Dérivateur |
| PLL | Phase-Locked Loop<br>Boucle à verrouillage de phase                          |

### 2.3.2. COMPOSANTS

|      |   |
|------|---|
| ADC  | Analog to Digital Converter   |
| CAN  | Convertisseur analogique-numérique  |
| DAC  | Digital to Analog Converter   |
| CNA  | Convertisseur numérique-analogique  |
| FPGA | Field-Programmable Gate Array<br>Circuit de logique programmable, « mer de portes » |
| VCO  | Voltage-Controlled Oscillator<br>Oscillateur commandé en tension                    |
| VCXO | Voltage-Controlled Crystal Oscillator<br>Oscillateur à quartz commandé en tension   |
| OCXO | Oven-Controlled Crystal Oscillator<br>Oscillateur à quartz thermostaté              |
| PFD  | Phase-Frequency Discriminator<br>Discriminateur Phase-Fréquence                     |
| SRD  | Step Recovery Diode<br>Varactor dédié à la multiplication de fréquence              |
| RAM  | Random Access Memory<br>Mémoire Vive  |
| ROM  | Read-Only Memory<br>Mémoire Morte   |

### 2.3.3. TECHNOLOGIE

|        |  |
|--------|--|
| ECL    | Emitter-Coupled Logic  |
| PECL   | Positive ECL   |
| LVECL  | Low Voltage ECL  |
| LVPECL | Low Voltage Positive ECL   |
| LVDS   | Low-Voltage Differential Signalling  |
| CMOS   | Complementary Metal-Oxyde Semiconductor  |
| TTL    | Transistor-Transistor Logic  |
| LVTTTL | Low Voltage TTL<br>TTL basse tension   |
| HBT    | Heterojunction Bipolar Transistor<br>Transistor bipolaire à hétérojonction             |
| MMIC   | Microwave Monolithic Integrated Circuit<br>Circuit Intégré Hyperfréquence Monolithique |

### 2.4. TERMES DE TRAITEMENT NUMERIQUE

|            |   |
|------------|---|
| CORDIC     | COordinate Rotation Digital Computer<br>Calcul numérique par rotation de coordonnées                                    |
| CIC        | Cascade Integrator Comb (filter)  |
| DDC        | Digital Down Converter<br>Convertisseur en bande de base (démodulateur)   |
| DUC        | Digital Up Converter<br>Convertisseur depuis la bande de base (modulateur)  |
| DDS        | Direct Digital Synthesis, Direct Digital Synthesizer<br>Synthèse directe de fréquence, synthétiseur direct de fréquence |
| DSP<br>TNS | Digital Signal Processing, Digital Signal Processor<br>Traitement Numérique du Signal                                   |
| FIR<br>RIF | Finite Impulse Response (filter)<br>(Filtre à) Réponse Impulsionnelle Finie   |
| IIR<br>RII | Infinite Impulse Response (filter)<br>(Filtre à) Réponse Impulsionnelle Infinie   |
| NCO        | Numerically-Controlled Oscillator<br>Oscillateur numérique  |

### 3. NOTIONS DE BASE

#### 3.1. NOTATIONS ET DEFINITIONS

- $k$  constante de Boltzmann ( $1.38 \cdot 10^{-23} JK^{-1}$ )
- $T_0$  température des systèmes (290K)
- $kT_0B$  puissance de bruit thermique à  $T_0$  dans une bande de fréquences  $B$   
pour 1 Hz :  $4 \cdot 10^{-21} W$  ou -174 dBm

Facteur de bruit : quotient de la puissance du bruit ramené en entrée par le système sur la puissance de bruit injecté à l'entrée (le bruit thermique). Il est toujours supérieur à 1.

#### 3.2. QUANTIFICATION

La quantification est l'opération qui associe un nombre entier à une grandeur continue, afin de permettre un traitement numérique du signal.

La quantification se fait le plus souvent à pas constant sur une échelle linéaire de  $N$  bits. Le signal  $x$  est alors représenté idéalement par un nombre entier  $k$  tel que  $|kq - x|$  soit minimal, comme indiqué sur la figure suivante.

L'erreur de quantification est  $e = x - kq$ , comprise dans  $\left[-\frac{q}{2}; +\frac{q}{2}\right]$ . Avec un codage sur  $N$  bits, soit  $2^N$  niveaux, le signal  $x$  peut varier dans  $\left[-q2^{N-1}; +q2^{N-1}\right]$ .

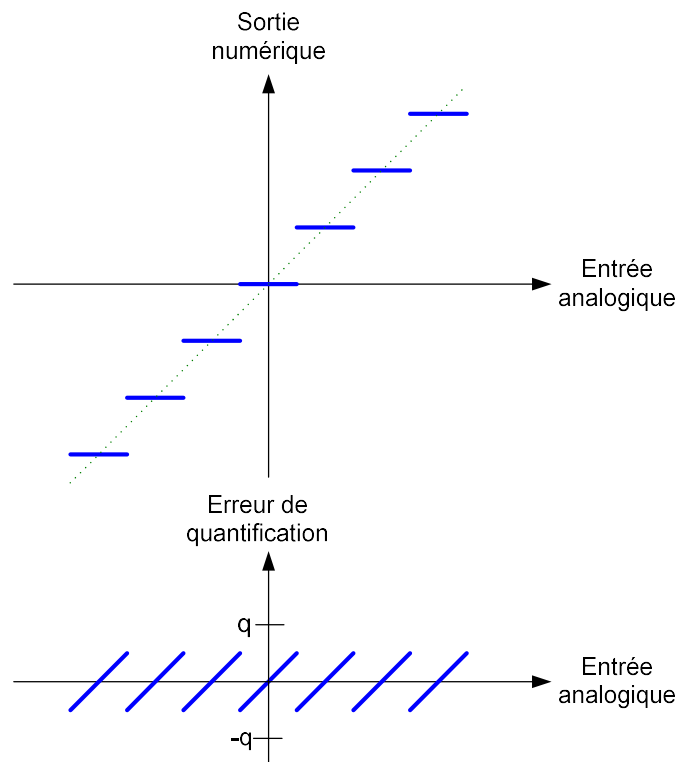


Figure 1 - Réponse du quantifieur à pas constant idéal



Les quantifications utilisant une échelle logarithmique permettent une résolution plus fine aux faibles niveaux. Celles-ci s'adressent plutôt aux signaux bande étroite (audio notamment), et permettent d'obtenir une dynamique de mesure plus importante avec un même nombre de bits. Elles peuvent être vues comme des quantifications à pas constant précédées par un amplificateur à réponse logarithmique, qui comprime les fortes amplitudes. Ces quantifications sont peu adaptées dans le cadre d'une réception large bande qui utilise des traitements linéaires (FFT, filtrage,...) exploitant une grande dynamique instantanée. Outre la conversion numérique logarithmique – linéaire préalable qu'ils nécessiteraient, les performances seraient limitées par l'erreur de quantification aux grandes amplitudes, là où elle est maximale.

La variation de l'erreur de quantification dans le temps représente le bruit de quantification, qui n'est à priori pas indépendant du signal.

Quand le signal d'erreur  $e$  peut être assimilé à du bruit uniformément distribué sur  $\left[-\frac{q}{2}; +\frac{q}{2}\right]$ , il possède une

puissance moyenne  $\frac{1}{q} \int_{-\frac{q}{2}}^{\frac{q}{2}} x^2 dx = \frac{q^2}{12}$ . Pour un signal sinusoïdal d'amplitude maximale ( $q2^{N-1}$ ), ce bruit plancher

limite alors le rapport signal à bruit du signal numérique à :  $SNR = \frac{\frac{1}{2}(2^{N-1})^2 q^2}{\frac{q^2}{12}} = \frac{3}{2} \cdot 4^N$ .

Exprimé en dB, on a :  $SNR(dB) = 10 \log_{10} \left( \frac{3}{2} \cdot 4^N \right) = 10 \log_{10} \left( \frac{3}{2} \right) + 20N \log_{10}(2)$ , soit :

$$SNR(dB) \approx 1.76 + 6.02N.$$

A partir d'un signal large bande, on peut faire ressortir un signal à bande étroite noyé dans un bruit de quantification supposé blanc. La réduction de bande passante d'un facteur  $R$  permet en effet d'augmenter d'autant le rapport signal à bruit dans la bande étroite : la puissance du signal reste constante, la puissance du bruit de quantification supposé blanc est réduite dans le rapport  $R$ . Dans ce cadre, une quantification de  $N$  bits en large bande permet donc d'obtenir, par filtrage numérique, une dynamique de mesure en bande étroite de  $N + \frac{\log_2(R)}{2}$  bits.

Par contre, dans le cas où le signal entrant est périodique, le signal d'erreur  $e$  est lui aussi périodique et engendre donc dans le signal numérique final des raies parasites, dans le cas général à tous les multiples de la période du signal. La puissance de ces raies parasites ne peut être réduite par un filtrage bande étroite, cet effet limite alors la dynamique instantanée du signal numérique.

La technique du « dithering » consiste à « blanchir » le signal d'erreur  $e$  en ajoutant à l'entrée du quantifieur un faible bruit (mais suffisamment grand devant le pas de quantification). Le signal d'erreur est ainsi rendu indépendant du signal utile, au prix d'une augmentation de sa puissance. Les raies parasites du bruit de quantification sont remplacées par un bruit blanc qui diminue le rapport signal à bruit large bande, mais permet d'augmenter la dynamique instantanée en bande étroite, par filtrage.

## 3.3. ECHANTILLONNAGE

### 3.3.1. PRESENTATION

L'échantillonnage est l'opération qui permet de passer de la représentation d'un signal en temps continu vers le temps discret. Il est effectué à un rythme régulier : la fréquence d'échantillonnage ( $f_e$ ).

D'après le théorème d'échantillonnage de Shannon, l'échantillonnage d'un signal complexe de bande passante  $B$  doit se faire à une fréquence  $f_e$  au moins égale à  $B$  pour éviter toute perte d'information. Cette fréquence minimale est la fréquence de Shannon ( $f_S$ ).

Dans le cas d'un signal réel (en bande de base), la bande passante à prendre en considération est  $-f_{\max} \dots + f_{\max}$  soit  $B = 2f_{\max}$ , où  $f_{\max}$  est la fréquence maximale du signal. On définit ainsi le critère de Nyquist, selon lequel l'échantillonnage d'un signal réel contenant les fréquences jusqu'à  $f_{\max}$  doit se faire à une fréquence d'au moins  $2f_{\max}$ .

Dans ces conditions, on peut assimiler un signal à temps continu  $x(t)$  à une suite discrète ( $x_n$ ), telle que

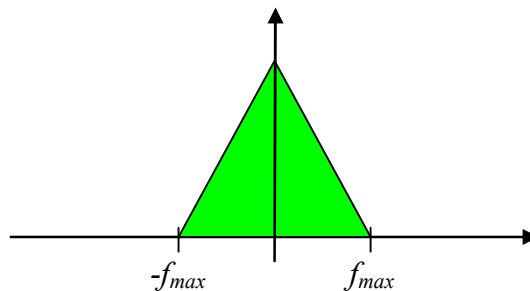
$$x_n = x\left(\frac{n}{f_e}\right).$$

On définit la fréquence de Nyquist comme la moitié de la fréquence de Shannon : c'est donc la fréquence maximale autorisée du signal réel. On définit de même les zones de Nyquist comme les intervalles de la forme  $\left[\frac{n-1}{2}f_e; \frac{n}{2}f_e\right]$ . La première zone de Nyquist est définie pour  $n = 1$ , la deuxième pour  $n = 2$ , ...

Mathématiquement, l'échantillonnage à une fréquence  $f_e$  est équivalent à la multiplication du signal d'entrée par un peigne de Dirac de période  $\frac{1}{f_e}$ . Cette multiplication entraîne, dans le domaine fréquentiel, une convolution par un peigne de Dirac au pas  $f_e$ . L'échantillonnage à  $f_e$  a donc pour effet de sommer toutes les répliques du signal d'entrée décalées d'une fréquence  $nf_e$  : c'est le repliement spectral. Le signal échantillonné possède donc un spectre périodique, de période  $f_e$ .

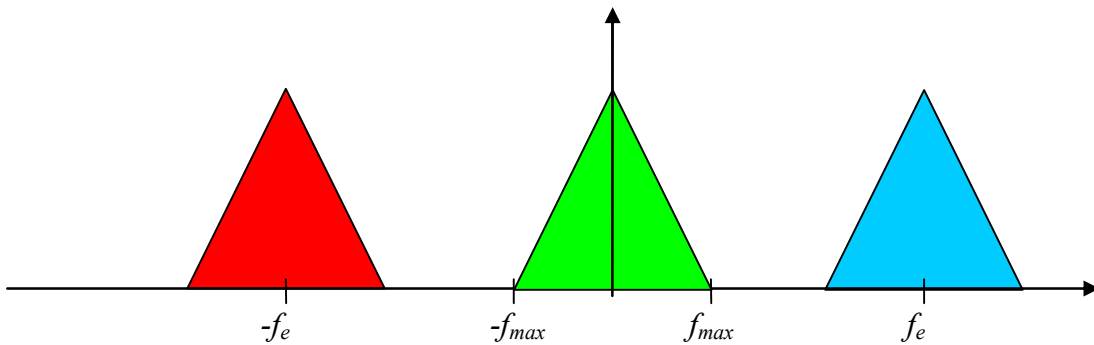
### 3.3.2. LE REPLIEMENT SPECTRAL

On illustre cet effet en considérant l'échantillonnage à  $f_e$  d'un signal réel quelconque compris dans une bande  $-f_{\max} \dots + f_{\max}$ .



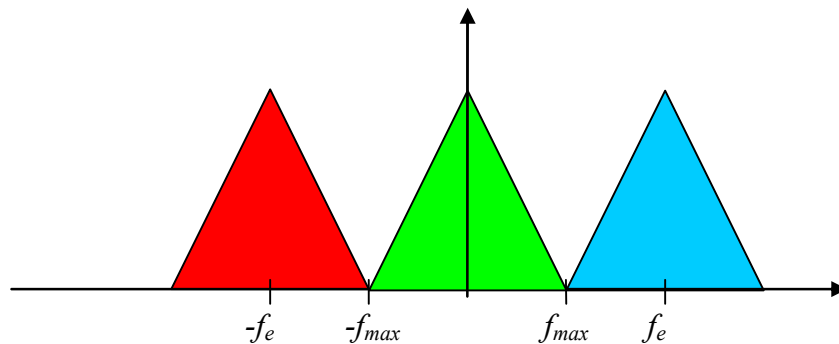
Le spectre du signal échantillonné est constitué de la répétition du spectre du signal réel avec un pas  $f_e$ . On distingue trois cas :

1<sup>er</sup> cas :  $f_e > 2f_{\max}$



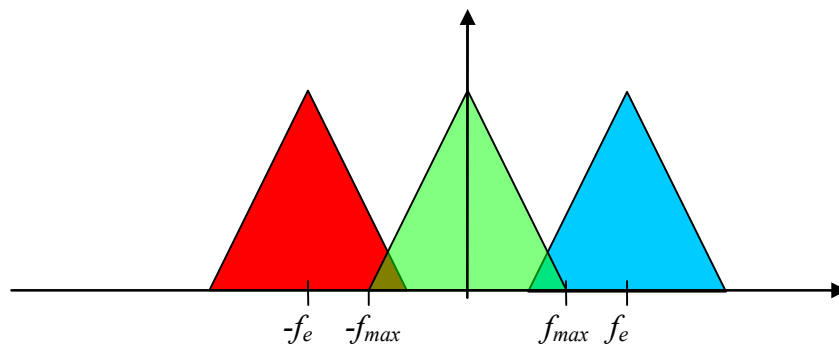
Le critère de Nyquist est respecté, les répliques du spectre du signal réel restent disjointes : le signal échantillonné représente correctement le signal réel.

2<sup>e</sup> cas :  $f_e = 2f_{\max}$



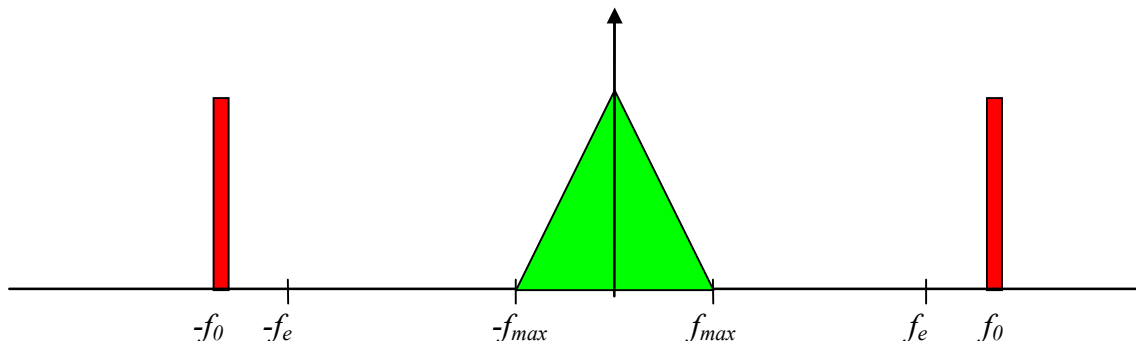
Les répliques du spectre du signal réel sont juxtaposées : les amplitudes des fréquences  $-f_{\max}$  et  $f_{\max}$  (qui sont conjuguées pour un signal réel) se somment, mais les amplitudes des autres fréquences du signal réel restent inchangées. Le signal échantillonné représente tout juste le signal réel.

3<sup>e</sup> cas :  $f_e < 2f_{\max}$

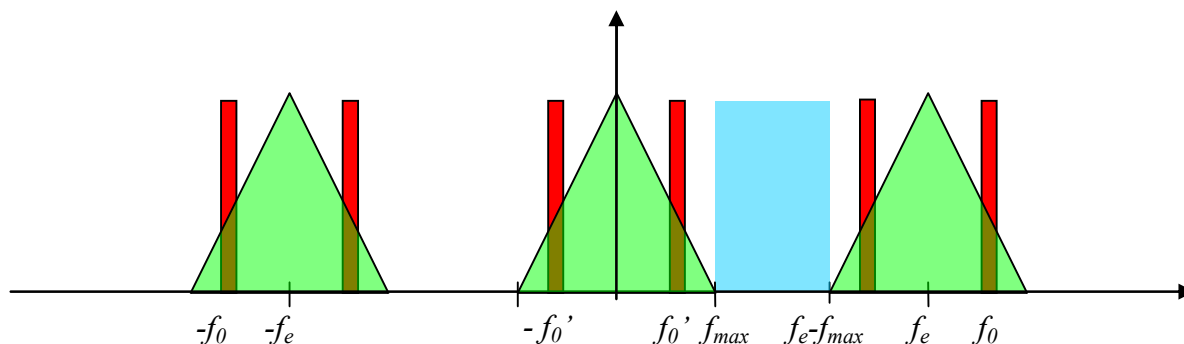


Les répliques du spectre du signal réel se combinent. Le signal échantillonné ne représente plus le signal réel, l'amplitude de tout ou partie des fréquences est perdue.

### 3.3.3. CAS DES SIGNAUX PARASITES



Dans le cas où le signal réel à échantillonner contient un parasite à la fréquence  $f_0 > f_{max}$ , celui-ci va être répliqué à toutes les fréquences de la forme  $f_0 \pm n f_e$ , et une de ces répliques se retrouvera donc à une fréquence  $f_0'$  dans  $[0; f_e]$  (et à sa complémentaire à  $f_e - f_0'$ ).



Cependant, si  $f_e$  est supérieure à la fréquence de Shannon, il existe une bande  $[f_{max}; f_e - f_{max}]$  dans laquelle le parasite peut être éliminé par filtrage numérique. Même chose s'il tombe dans une sous-bande inutilisée du signal utile, autour du continu notamment. Certaines fréquences générées par le système (horloges internes, oscillateurs locaux,...) peuvent se retrouver dans le signal réel même après un filtrage d'entrée analogique (il est induit après le filtre). Un choix judicieux de l'ensemble des horloges utilisées dans le système doit donc être fait afin de les rejeter autant que possible en dehors de la bande d'intérêt du signal. En cas d'impossibilité par exemple les multiples harmoniques d'une alimentation à découpage, la nécessité d'une horloge particulière pour un sous-système numérique,...), des solutions de contournement sont néanmoins envisageables. Citons :

- Une horloge gênante peut supporter d'être (légèrement) étalée en spectre, permettant de réduire le niveau crête du signal parasite qu'elle engendre dans une bande étroite.
- Une horloge synchrone (dérivée) de l'horloge d'échantillonnage peut générer une forme d'onde stable (périodique) : il suffit alors de soustraire numériquement le contenu d'une table lue cycliquement.
- Un signal parasite peut être numérisé conjointement par une autre voie puis soustrait après un filtrage (par exemple adaptatif de type annulation d'écho).

### 3.3.4. LE SUR-ECHANTILLONNAGE

Le sur-échantillonnage consiste à échantillonner le signal à une fréquence (notamment) supérieure à la fréquence minimale (fréquence de Shannon), ce qui a pour effet de séparer les répliques du signal utile dans le spectre échantillonné.

Les avantages du sur-échantillonnage sont de :

- simplifier la conception du filtre anti-repliements en autorisant une bande de transition large entre la fréquence maximale du signal  $f_{\max}$  et sa première réplique en  $f_e - f_{\max}$ .
- Réduire (quand il est bien choisi) les intermodulations générées par les imperfections de la quantification, en ramenant autant que possible en dehors de la bande utile les signaux indésirables apparaissant après le repliement spectral.
- Augmenter le rapport signal à bruit grâce à un filtrage numérique permettant également de réduire la fréquence d'échantillonnage de travail après quantification. En effet, le sur-échantillonnage étale le bruit de quantification sur une bande plus large que le signal utile. Le gain de traitement maximal est alors de

$$G = 10 \cdot \log_{10} \left( \frac{f_e}{f_e'} \right) \text{ dB, où } f_e' \text{ est la fréquence d'échantillonnage réduite (légèrement supérieure à la fréquence de Shannon } f_s).$$

L'inconvénient majeur du sur-échantillonnage est la multiplication du débit des données numériques après la quantification, et donc la charge de calcul des premiers étages numériques.

### 3.3.5. LE SOUS-ECHANTILLONNAGE

Quand le signal réel utile possède une largeur de bande  $B$  faible par rapport à sa fréquence centrale  $f_c$  (il occupe les fréquences  $\left[ f_c - \frac{B}{2}; f_c + \frac{B}{2} \right]$  et  $\left[ -f_c - \frac{B}{2}; -f_c + \frac{B}{2} \right]$ ), il est possible d'utiliser des fréquences d'échantillonnage  $f_e$  inférieures à  $2 \cdot f_{\max} = 2f_c + B$ . Il faut alors s'assurer de deux choses :

- le repliement spectral ne superpose pas le signal utile avec une de ses répliques, c'est-à-dire que  $f_e$  soit telle que les bandes  $\left[ f_c - \frac{B}{2}; f_c + \frac{B}{2} \right]$ ,  $\left[ -f_c - \frac{B}{2}; -f_c + \frac{B}{2} \right]$  et  $\left[ f_c - \frac{B}{2} + n \cdot f_e; f_c + \frac{B}{2} + n \cdot f_e \right]$  soient disjointes,  $n$  entier signé non nul. Parallèlement, d'autres contraintes peuvent être introduites, comme éviter que les harmoniques du signal utile (ordres 2 et 3 notamment) ne se retrouvent dans une réplique du signal utile.
- le signal échantillonné ne comporte pas de composantes parasites susceptibles de se replier sur le signal utile, c'est-à-dire qu'un filtre d'entrée analogique doit éliminer les bandes de fréquences images du type  $\left[ f_c - \frac{B}{2} + n \cdot f_e; f_c + \frac{B}{2} + n \cdot f_e \right]$  ou  $\left[ -f_c - \frac{B}{2} + n \cdot f_e; -f_c + \frac{B}{2} + n \cdot f_e \right]$ ,  $n$  entier signé non nul.

Sous ces conditions, le signal utile apparaît comme un signal centré sur  $f_c' = f_c + k \cdot f_e$ , avec  $k$  entier tel que  $|f_c'| < \frac{f_e}{2}$ .

Cette technique est surtout utilisée dans le cas où  $f_e$  est faible devant  $f_c$  : on peut alors numériser à faible cadence un signal de haute fréquence sans perte d'information, sous réserve que l'échantillonneur possède la bande passante nécessaire. Un inconvénient de cette technique est le fait que même si la numérisation se fait à faible cadence, les performances du système sont celles de l'échantillonneur à  $f_c$ . En particulier, l'incertitude  $\delta t$  sur l'instant d'échantillonnage engendre un bruit de phase sur le signal échantillonné de  $2\pi f_c \delta t$ . Même en supposant l'échantillonneur parfait, le bruit de phase de l'horloge d'échantillonnage se retrouve multiplié par  $k$  dans le signal échantillonné.

Si par ailleurs  $f_e$  est telle que  $f_e \gg B$ , on retrouve les avantages du sur-échantillonnage, notamment sur l'amélioration du rapport signal à bruit par filtrage numérique et la simplification du filtrage analogique par l'éloignement des fréquences images les unes par rapport aux autres.

### 3.3.6. FILTRE ANTI-REPLIEMENTS

Pour éviter la pollution du signal numérisé par des répliques des signaux hors bande à cause du repliement spectral, un filtre analogique (dit anti-repliements ou anti-aliasing) est requis avant l'opération d'échantillonnage.

Ce filtre anti-repliements devrait avoir une réponse aussi faible que possible en dehors de la bande utile du signal d'entrée ; elle DOIT être aussi faible que possible dans les sous-bandes répliques de la bande utile.

Dans le cas de la numérisation d'un signal FI autour de 70 MHz, par exemple, la première bande qui se ramène dans le signal utile est centrée sur  $f_1 = f_e - 70$  MHz. Le filtre devra donc être spécifié pour une atténuation maximale aux fréquences autour de  $f_1$ . Plus généralement, les bandes centrées autour de  $70 \text{ MHz} + n \cdot f_e$  et  $n \cdot f_e - 70 \text{ MHz}$  (avec  $n$  entier non nul) doivent faire l'objet d'une attention particulière. D'autres fréquences spécifiques (horloges internes au système, stations de radiodiffusion,...) peuvent le cas échéant demander une réjection plus forte.

Dans le cas d'une numérisation directe de la bande HF (3-30 MHz), par exemple, ce filtre est essentiellement un filtre passe-bas conçu pour que les fréquences comprises entre  $f_e - 30$  MHz et  $f_e + 30$  MHz soit particulièrement réjectées (et notamment la bande FM).

Idéalement, ce filtre devrait avoir une réponse plate en amplitude et linéaire en phase dans la bande utile ; une égalisation (par filtrage numérique) peut être nécessaire dans le cas contraire.

## 3.4. OSCILLATEURS ET BRUIT DE PHASE

### 3.4.1. DESCRIPTION

Un oscillateur parfait fournirait un signal sur une porteuse pure  $f_0$  (et éventuellement ses harmoniques).

Un oscillateur réel est affecté de bruits internes se traduisant par une faible modulation de phase du signal. En examinant de près le spectre du signal autour de  $f_0$ , on met en évidence ce bruit de phase (dit SSB, Single Side Band, supposé identique des deux côtés de la porteuse) qui possède généralement une forme de ce type :

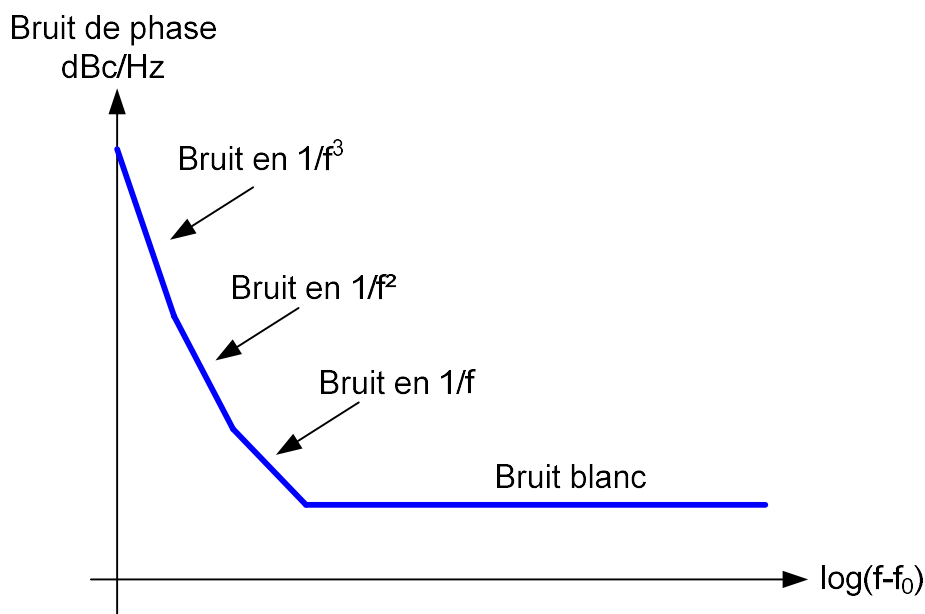


Figure 2 - Allure du bruit de phase d'un oscillateur

Le bruit de phase possède typiquement des composantes en  $1/f$ ,  $1/f^2$ ,... se superposant à un bruit large bande (bruit plancher).

La puissance du bruit de phase est conventionnellement donnée par rapport à l'amplitude du signal de sortie (mesuré en large bande), dans une bande passante de 1 Hz (en dBc/Hz).

Le bruit de phase est parfois donné en DSB (Double Side Band), où les contributions des deux côtés de la porteuse sont sommés. Dans l'hypothèse où le spectre est symétrique, le bruit DSB est simplement le double du bruit SSB (+3 dB). En règle générale, seul le bruit SSB est considéré.

Pour conserver les performances des oscillateurs à bas bruit de phase, des précautions d'utilisation particulières peuvent être nécessaires :

- alimentation constante et exempt de bruit
- impédance de charge constante (peut changer avec la fréquence pour les VCO)
- couplage avec des signaux externes (=> isolation, blindage)
- ...

### 3.4.2. EXPRESSION MATHÉMATIQUE

#### 3.4.2.1. RELATION BRUIT DE PHASE – DENSITÉ SPECTRALE DE PUISSANCE

Le signal généré par un oscillateur réel de puissance unitaire à la fréquence  $f_0$  et perturbé par un bruit de phase peut s'écrire sous la forme :  $s(t) = \sqrt{2} \sin(2\pi f_0 t + \varphi + \psi(t)) + b(t)$ , où  $\psi(t)$  est un bruit centré (de

moyenne nulle) de faible amplitude et de largeur de bande petite devant  $f_0$ , et  $b(t)$  un faible bruit blanc additif centré (au minimum le bruit thermique).

La densité spectrale de puissance  $DSP(\nu)$  en sortie de l'oscillateur à la fréquence  $\nu$  est définie à partir de la transformée de Fourier de  $s(t)$  :

$$DSP(\nu) = \left\langle \left| \int_{-\infty}^{+\infty} s(t) e^{-2j\pi\nu t} dt \right|^2 \right\rangle = \left\langle \left| \int_{-\infty}^{+\infty} [\sqrt{2} \sin(2\pi f_0 t + \psi(t)) + b(t)] e^{-2j\pi\nu t} dt \right|^2 \right\rangle$$

$$\text{Soit } DSP(\nu) = \left\langle \left| \int_{-\infty}^{+\infty} \frac{e^{2j\pi f_0 t + j\psi(t)} - e^{-2j\pi f_0 t + j\psi(t)}}{j\sqrt{2}} e^{-2j\pi\nu t} dt \right|^2 \right\rangle + DSP_b(\nu)$$

Avec  $DSP_b(\nu)$  densité spectrale de puissance du bruit additif (constante pour du bruit blanc) :

$$DSP_b(\nu) = \left\langle \left| \int_{-\infty}^{+\infty} b(t) e^{-2j\pi\nu t} dt \right|^2 \right\rangle = DSP_b.$$

$$\text{On a encore : } DSP(\nu) = \frac{1}{2} \left\langle \left| \int_{-\infty}^{+\infty} e^{j\psi(t)} e^{-2j\pi(\nu-f_0)t} dt - \int_{-\infty}^{+\infty} e^{-j\psi(t)} e^{-2j\pi(\nu+f_0)t} dt \right|^2 \right\rangle + DSP_b$$

En supposant  $\psi(t)$  petit, on a :  $e^{j\psi(t)} \approx 1 + j\psi(t)$ , d'où :

$$DSP(\nu) \approx \frac{1}{2} \left\langle \left| \delta(\nu-f_0) - \delta(\nu+f_0) + j \int_{-\infty}^{+\infty} \psi(t) e^{-2j\pi(\nu-f_0)t} dt + j \int_{-\infty}^{+\infty} \psi(t) e^{-2j\pi(\nu+f_0)t} dt \right|^2 \right\rangle + DSP_b$$

En posant  $\Psi(\nu) = \int_{-\infty}^{+\infty} \psi(t) e^{-2j\pi\nu t} dt$  la transformée de Fourier du bruit de phase :

$$DSP(\nu) \approx \frac{1}{2} \left\langle \left| \delta(\nu-f_0) - \delta(\nu+f_0) + j\Psi(\nu-f_0) + j\Psi(\nu+f_0) \right|^2 \right\rangle + DSP_b$$

A partir de l'hypothèse où le bruit de phase est localisé autour de la porteuse et en ne s'intéressant par exemple qu'aux fréquences positives du spectre, on a pour  $|\varepsilon|$  faible devant la porteuse  $f_0$  (le bruit de phase est supposé centré, on a  $\Psi(\varepsilon) = 0$ ) :

$$DSP(f_0 + \varepsilon) \approx \frac{1}{2} \delta(\varepsilon) + \frac{1}{2} \left\langle |\Psi(\varepsilon)|^2 \right\rangle + DSP_b$$

En première approximation, la densité spectrale de puissance relative du signal de sortie (hors porteuse) est donc directement liée à la densité spectrale de puissance du bruit de phase, et on a, hors bruit blanc additif :

$$DSP(f_0 + \varepsilon)_{dBc/Hz} \approx 10 \cdot \log_{10} \left( \left\langle |\Psi(\varepsilon)|^2 \right\rangle_{rad^2/Hz} \right)$$

Inversement, le bruit blanc additif peut être confondu avec le bruit de phase par cette relation.

### 3.4.2.2. EFFET D'UNE MULTIPLICATION DE FREQUENCE

On suppose un signal  $s_2(t)$  à la fréquence double  $2f_0$  est obtenu par filtrage autour de  $2f_0$  du signal  $s(t)$  défini précédemment et multiplié (temporellement) par lui-même. On a :



$$s(t)^2 = 1 - \cos(4\pi f_0 t + 2\varphi + 2\psi(t)) + 2b(t)\sqrt{2} \sin(2\pi f_0 t + \varphi + \psi(t)) + b(t)^2,$$

soit après filtrage :

$$s_2(t) = \cos(4\pi f_0 t + 2\varphi + 2\psi(t)) + b_2(t) \text{ avec } \sqrt{\langle b_2(t)^2 \rangle} = 2\sqrt{\langle b(t)^2 \rangle}.$$

Le signal obtenu possède un bruit de phase et une amplitude de bruit large bande doublés (ou une puissance quadruplée).

De manière plus générale, un signal de fréquence  $N \cdot f_0$  obtenu par multiplication par  $N$  de la fréquence d'un oscillateur  $s(t)$  possède un bruit de phase minimal (hors bruit ajouté par le dispositif de multiplication) qui lui est  $N$  fois supérieur. Cette relation reste vraie pour  $N$  non entier, et en particulier pour  $1/N$  (division de fréquence).

### 3.4.2.3. EFFET D'UNE DEMODULATION

On multiplie le signal  $s(t)$  par un signal  $s'(t)$  de fréquence  $f_0'$  et de bruit de phase  $\psi'(t)$ . Le signal résultant  $s_d(t)$  s'écrit :

$$s_d(t) = s(t) \cdot s'(t) = \left[ \sqrt{2} \sin(2\pi f_0 t + \varphi + \psi(t)) + b(t) \right] \cdot \left[ \sqrt{2} \sin(2\pi f_0' t + \varphi' + \psi'(t)) + b'(t) \right]$$

Soit

$$s_d(t) = \cos(2\pi(f_0 - f_0')t + \varphi - \varphi' + \psi(t) - \psi'(t)) - \cos(2\pi(f_0 + f_0')t + \varphi + \varphi' + \psi(t) + \psi'(t)) \\ + \sqrt{2} \sin(2\pi f_0 t + \varphi + \psi(t))b'(t) + \sqrt{2} \sin(2\pi f_0' t + \varphi' + \psi'(t))b(t) + b(t)b'(t)$$

En sélectionnant la fréquence différence par filtrage et en renormalisant à puissance unitaire, on obtient :

$$s_{d-}(t) = \sqrt{2} \cos(2\pi(f_0 - f_0')t + \varphi - \varphi' + \psi_{d-}(t)) + b_{d-}(t) \text{ avec } \psi_{d-}(t) = \psi(t) - \psi'(t)$$

En sélectionnant la fréquence somme par filtrage et en renormalisant à puissance unitaire, on obtient :

$$s_{d+}(t) = \sqrt{2} \cos(2\pi(f_0 + f_0')t + \varphi + \varphi' + \psi_{d+}(t)) + b_{d+}(t) \text{ avec } \psi_{d+}(t) = \psi(t) + \psi'(t)$$

avec des bruits blancs additifs tels que (on suppose  $f_0 \neq f_0'$  dans le cas de la différence, et des contributions des bruits blancs des deux oscillateurs décorréliées par le décalage spectral croisé) :

$$\langle b_{d-}(t)^2 \rangle = \langle b_{d+}(t)^2 \rangle = 2\langle b(t)^2 \rangle + 2\langle b'(t)^2 \rangle$$

En particulier, si les deux oscillateurs  $s(t)$  et  $s'(t)$  sont issus de la multiplication de la fréquence d'un même oscillateur de base, leurs bruits de phase sont corrélés : le signal à fréquence différence  $s_{d-}(t)$  peut posséder un bruit de phase plus faible que celui de chacun des deux oscillateurs. Inversement, le signal à fréquence somme  $s_{d+}(t)$  peut posséder un bruit de phase supérieur à celui que l'on obtiendrait en combinant (en puissance) deux oscillateurs indépendants. Dans les deux cas, la puissance de bruit blanc large bande est le double de la somme des puissances de bruit large bande des deux oscillateurs : même si l'un des oscillateurs est idéal, le dédoublement des fréquences générées entraîne une augmentation minimale de 3 dB du plancher de bruit de phase en sortie.

Dans le cas particulier de la différence avec  $f_0 = f_0'$ , où les deux signaux  $s(t)$  et  $s'(t)$  seraient identiques, le bruit de phase s'annule. Seul subsiste le bruit blanc large bande, dont l'amplitude est le double (puissance quadruple) de celle de l'oscillateur seul.

### 3.4.3. MESURE DU BRUIT DE PHASE

La mesure du bruit de phase s'effectue classiquement par analyse spectrale d'un signal basse fréquence obtenu par la démodulation de la sortie de l'oscillateur à caractériser par un oscillateur de référence, dont les performances conditionnent la précision de la mesure.

Pour les très faibles bruits de phase, on utilise une double démodulation simultanée par deux oscillateurs de référence de même fréquence mais ayant des bruits de phase faiblement corrélés (ils sont asservis à un même pilote avec une bande passante très faible). La corrélation des deux signaux démodulés permet ensuite de remonter au bruit de phase commun, c'est-à-dire à celui de l'oscillateur à caractériser. En pratique, cette méthode de mesure, plus complexe, nécessite un traitement numérique.

### 3.4.4. MODELISATION DU BRUIT DE PHASE D'UN OSCILLATEUR

Le modèle de Leeson-Scherer (1979) donne une approximation de la densité de puissance du bruit de phase d'un oscillateur, selon l'écart  $\delta f$  à  $f_0$  (limité au bruit additionnel en  $1/f$ ); le bruit de phase est supposé symétrique par rapport à la porteuse (on a  $\delta f > 0$ ) :

$$DSP_{\varphi}(\delta f) = F \frac{kT}{2P_0} \left[ 1 + \left( \frac{f_0}{2Q \cdot \delta f} \right)^2 \right] \left( 1 + \frac{f_c}{\delta f} \right)$$

Avec :

$F$  : facteur de bruit de l'amplificateur interne

$kT$  : densité de puissance de bruit thermique (typ. -174 dBm/Hz)

$P_0$  : puissance de sortie

$Q$  : facteur de qualité du résonateur interne ( $f_0$  / bande passante du résonateur)

$f_c$  : fréquence seuil pour le bruit additionnel en  $1/f$  (flicker noise)

En dBc/Hz, on a :

$$DSP_{\varphi}(\delta f)_{dBc/Hz} \approx -177 - 10 \cdot \log_{10}(P_0 / F) + 10 \cdot \log_{10} \left( 1 + \left( \frac{f_0}{2Q \cdot \delta f} \right)^2 \right) + 10 \cdot \log_{10} \left( 1 + \frac{f_c}{\delta f} \right)$$

Le bruit large bande (plancher) est indépendant de  $f_0$  :

$$DSP_{\varphi}(\infty)_{dBc/Hz} \approx -177 - 10 \cdot \log_{10}(P_0) + 10 \cdot \log_{10}(F)$$

Pour obtenir un oscillateur à bas bruit de phase, on doit donc :

- maximaliser le facteur de qualité
- utiliser le résonateur avec des niveaux élevés
- utiliser des composants actifs à faible bruit
- utiliser des composants à faible bruit en  $1/f$  (typiquement pour la génération des tensions continues)

A partir de la courbe de bruit de phase fournie par le constructeur d'un oscillateur, une modélisation selon Leeson-Scherer exige donc l'extraction de trois paramètres ( $f_c, Q, P_0/F$ ).

Pour un VCO du commerce, la courbe de bruit de phase est généralement donnée pour une fréquence médiane ; dans une modélisation, on conserve les paramètres extraits à cette fréquence pour tout le domaine de fonctionnement du VCO. Le bruit de phase à une fréquence centrale  $f_0'$  sera alors pris égal à  $DSP_{\varphi} \left( \delta f \frac{f_0}{f_0'} \right)$ .

D'après le modèle, on déduit que deux oscillateurs similaires mais travaillant aux fréquences  $f_0$  et  $f_0'$  présentent un écart de bruit de phase d'environ  $20 \cdot \log_{10} \left( \frac{f_0'}{f_0} \right)$  dB pour un même  $\delta f$ , hors la zone de bruit

additionnel en  $1/f$  et hors bruit plancher (bruit thermique), c'est-à-dire la zone de bruit caractérisée essentiellement par le facteur de qualité .

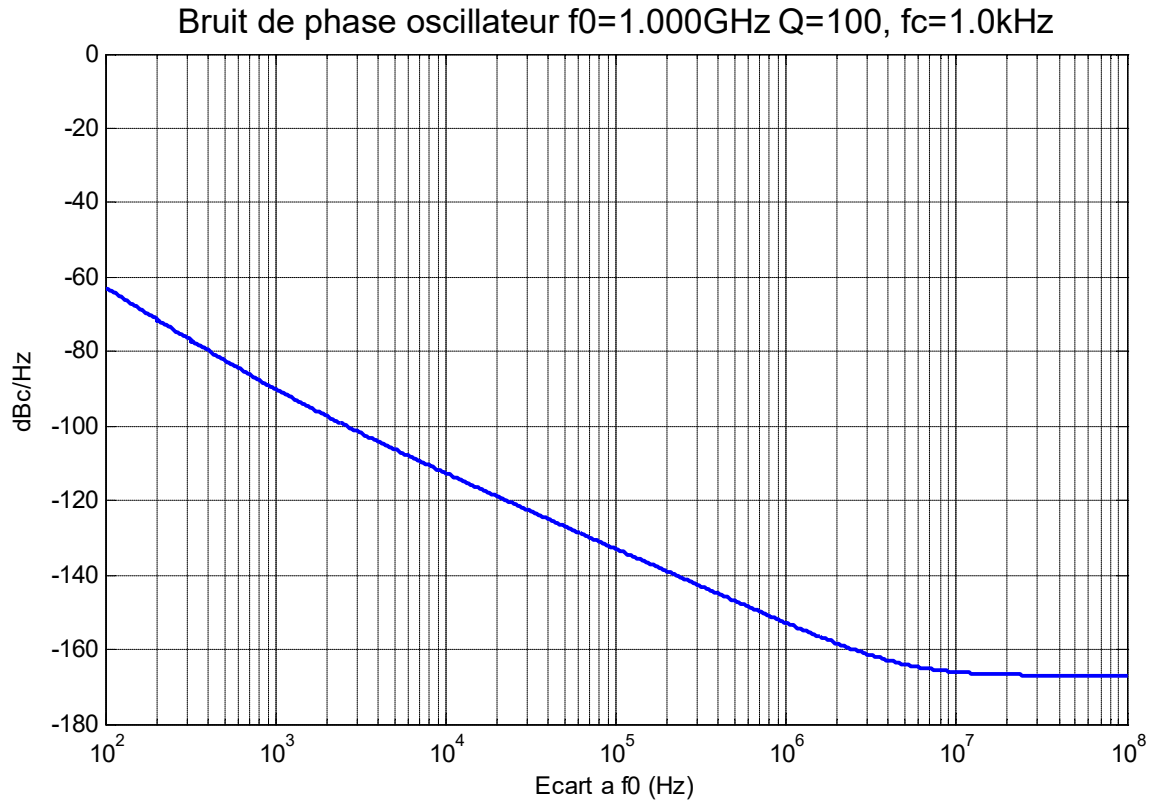
Inversement, on peut comparer la qualité d'oscillateurs travaillant à des fréquences différentes en renormalisant leur bruit de phase à une fréquence de référence  $f_{ref}$  (1 GHz par exemple, en hyper-fréquences), c'est-à-dire en retranchant un terme  $20 \cdot \log_{10} \left( \frac{f_0}{f_{ref}} \right)$  de leurs caractéristiques de bruit de phase, pris dans cette zone de bruit propre au facteur de qualité de l'oscillateur.

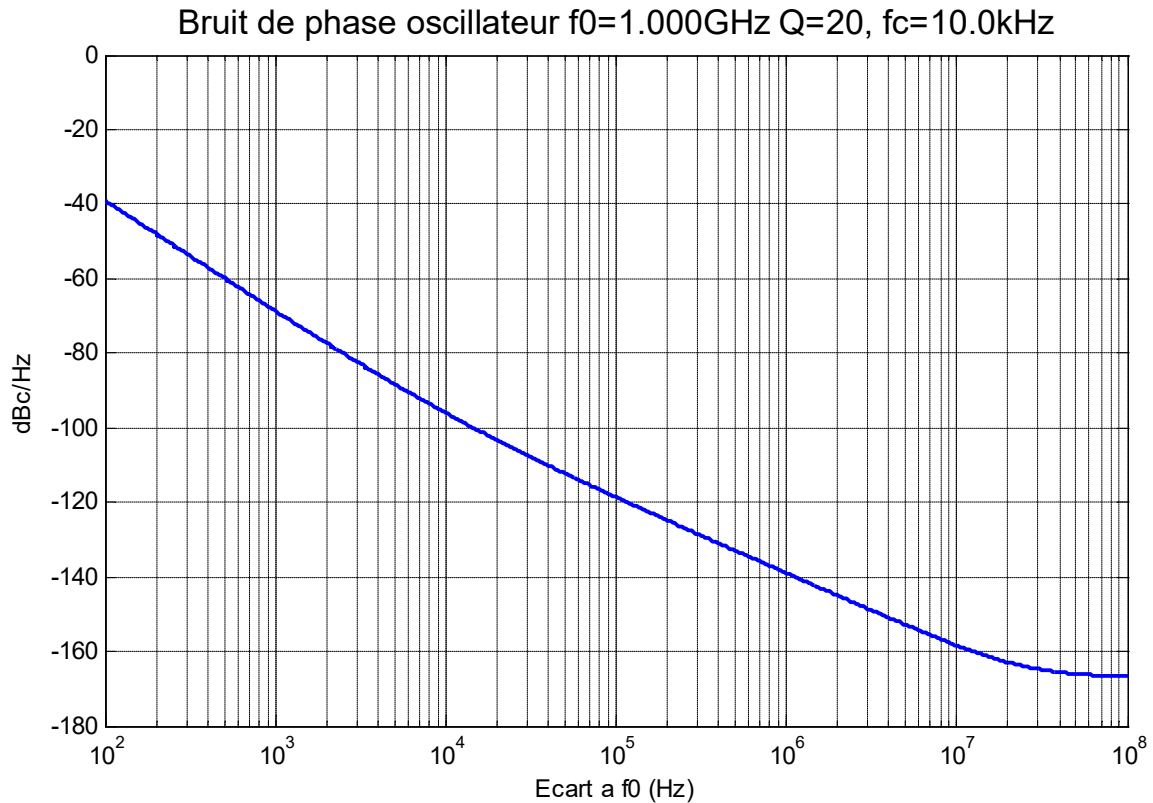
On en déduit également que le bruit de phase d'un VCO est d'autant plus élevé que son domaine de fréquences de fonctionnement est étendu (le facteur de qualité est alors plus faible).

Les meilleures performances en bruit de phase sont obtenues à partir d'oscillateurs à quartz, dont le facteur de qualité est très élevé. Parmi ceux-ci, on distingue encore les oscillateurs présentant un faible bruit de phase basse fréquence, qui travaillent à fréquence relativement basse (typiquement 10 MHz, quartz en coupe SC). Ramené à des fréquences plus élevées (100 MHz et plus), leur bruit de phase large bande, limité au minimum par le bruit thermique, devient cependant conséquent. Des oscillateurs fournissant des fréquences notablement plus élevées (100 MHz et plus, sans multiplication, typiquement avec des quartz en coupe AT) sont alors préférables. Ces derniers présentent en revanche un bruit de phase basse fréquence plus élevé ; l'association des deux (l'oscillateur basse fréquence asservissant l'autre) peut alors permettre d'obtenir un oscillateur offrant un bruit de phase optimum.

### 3.4.5. EXEMPLES DE BRUIT DE PHASE THEORIQUE

Les courbes suivantes donnent le bruit de phase de deux oscillateurs théoriques (type VCO avec circuit résonnant à inductance) centrés à 1 GHz, le premier avec un facteur de qualité de 100 ( $Q=100$ ,  $f_c=1\text{kHz}$ ), le second avec  $Q=20$  et un bruit en  $1/f$  plus important ( $f_c=10\text{kHz}$ ). L'écart de bruit de phase atteint 20 dB aux faibles écarts  $\delta f$ , et près de 15 dB dans la zone commune de bruit en  $1/f$  (à partir de 10 kHz).





### 3.4.6. OSCILLATEURS HYPERFREQUENCES DU COMMERCE

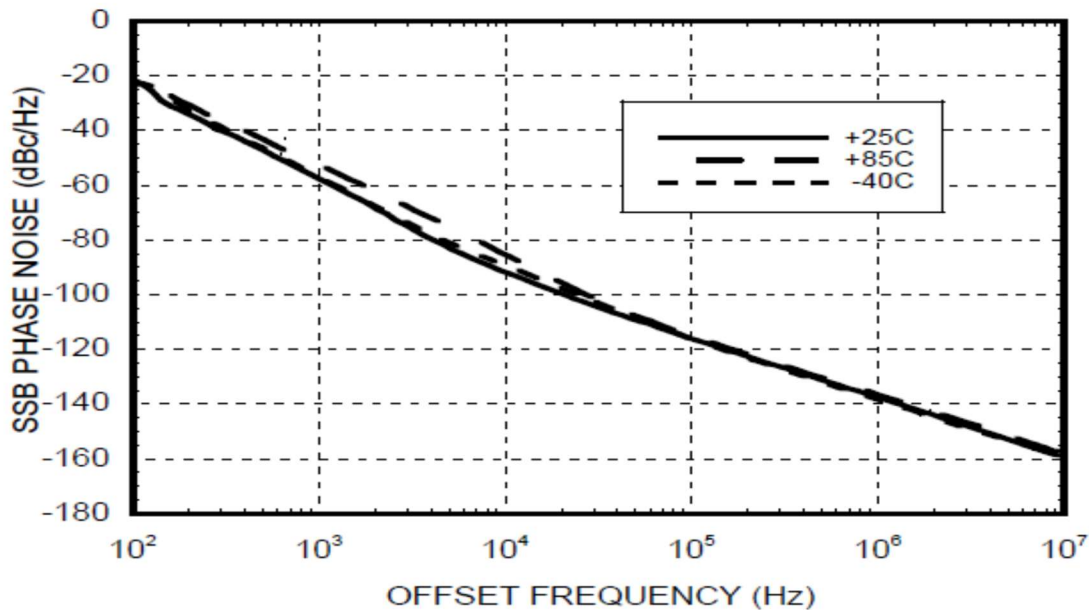
Le fabricant d'un oscillateur fournit au minimum le bruit de phase pour des valeurs particulières (10, 100, 1000, 10000 Hz par exemple pour un oscillateur à quartz ; 10, 100, 1000 kHz pour un VCO ou un synthétiseur), ainsi que le bruit plancher (aux plus hautes fréquences).

En hyper-fréquences, les VCO à large bande (de l'ordre d'une octave) possèdent par ailleurs une fréquence seuil ( $f_c$ ) du bruit en  $1/f$  élevée ; ils sont alors plutôt caractérisés au-delà (souvent à 100 kHz, qui est la largeur de bande typique des PLL). On peut trouver des VCO intégrés fonctionnant jusqu'à près de 20 GHz, avec un domaine de variation de 10% (capable de générer 1 GHz autour de 10 GHz par exemple), et des bruits de phase à 100 kHz de -110 dBc/Hz à 10 GHz.

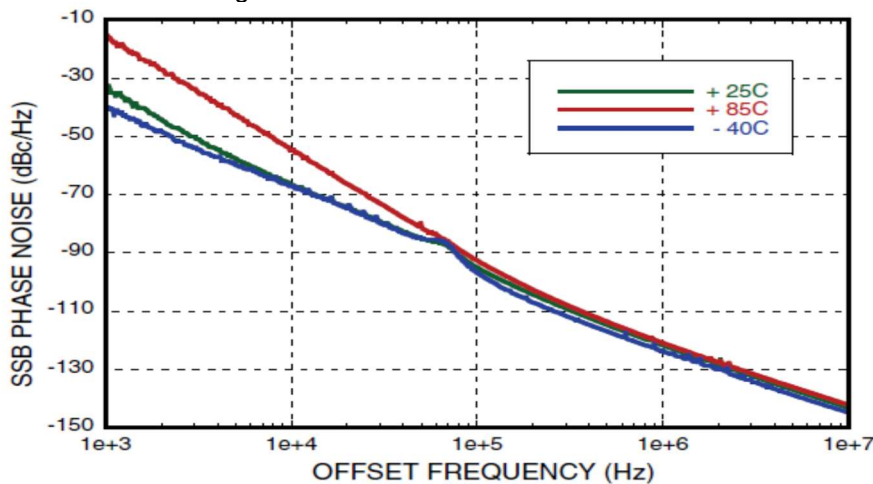
Les oscillateurs à base de quartz de qualité (thermostatés, OCXO) peuvent présenter un bruit de phase plancher supérieur de 10 dB au bruit thermique, et qui peut être atteint dès 10 kHz (à 100 MHz). Des fréquences élevées peuvent être produites en utilisant des multiplieurs (plusieurs GHz) à partir d'un oscillateur initial jusqu'à 150 MHz environ (travaillant sur un harmonique impair du quartz). Au-delà de cette fréquence, les oscillateurs actuels intègrent déjà un multiplieur après le circuit oscillant lui-même.

Exemples de bruits de phase de VCO hyper-fréquences (pour un même  $f_0$  à environ 9 GHz):

Hittite HMC510LP5 : VCO MMIC 8.45GHz ..9.45GHz



Hittite HMC732LC4B : VCO MMIC large bande 6GHz ..12GHz



Le bruit de phase du VCO large bande est plus important (de près de 15 dB à 100 kHz), le coude de bruit en 1/f est situé vers 100 kHz (contre 10 kHz pour le VCO faible bande).

En comparaison, un OCXO avec multiplication (MXO) de qualité (Wenzel 8 GHz) présente un bruit de phase de -112 dBc/Hz à 1 kHz, -130 dBc/Hz dès 10 kHz (hors sous-harmoniques, et pour une consommation de 15W).

### 3.4.7. GIGUE DE PHASE

Dans le domaine numérique, la notion de gigue de phase (incertitude temporelle  $\Delta t$  due au bruit de phase) est souvent utilisée comme raccourci pour juger de la qualité d'une horloge. Elle s'obtient en intégrant la densité spectrale de puissance du bruit de phase sur la bande passante des circuits d'horloge. On ne considère donc souvent que le bruit de phase large bande (gigue de phase cycle à cycle). La gigue de phase dans une bande B d'un oscillateur de fréquence  $f_0$  présentant une densité de bruit de phase large bande  $dsp_\infty$  (dBc/Hz), est alors :

$$\text{en radians : } \Delta\phi = \sqrt{B \cdot 10^{\frac{dsp_\infty}{10}}},$$

$$\text{soit en secondes : } \Delta t = \frac{\Delta\phi}{2\pi f_0} = \frac{\sqrt{B \cdot 10^{\frac{dsp_\infty}{10}}}}{2\pi f_0}.$$

En choisissant typiquement  $B = 4f_0$ , on a :  $\Delta t = \frac{1}{\pi} \sqrt{\frac{10^{\frac{dsp_\infty}{10}}}{f_0}}$ .

Par exemple, un oscillateur à quartz ayant une densité spectrale de bruit de phase de -150 dBc/Hz pour une fréquence  $f_0$  de 100 MHz génère une gigue de phase de 1 ps rms.

Inversement, on a :  $dsp_\infty = 20 \cdot \log_{10}(2\pi f_0 \Delta t) - 10 \cdot \log_{10}(B)$

Avec  $B = 4f_0$  :  $dsp_\infty = 20 \cdot \log_{10}(\pi \Delta t) + 10 \cdot \log_{10}(f_0) \approx 10 + 20 \cdot \log_{10}(\Delta t) + 10 \cdot \log_{10}(f_0)$

Pour une application « plus analogique », la gigue de phase s'apprécie dans une bande relativement faible autour de  $f_0$  : elle est obtenue en intégrant le bruit de phase dans une bande de référence faisant intervenir le bruit basse fréquence et de largeur nettement supérieure à la bande passante de la PLL. On utilise par exemple la bande 1 kHz...20 MHz pour une PLL intégrée (de bande passante typique de 100 kHz). La donnée de la gigue de phase permet une comparaison rapide des performances des PLL.

## 3.5. CONVERTISSEURS ANALOGIQUE-NUMERIQUE (CAN)

Un convertisseur analogique-numérique (CAN ou ADC pour Analog to Digital Converter) est l'association d'un échantillonneur-bloqueur et d'un quantifieur, qui code typiquement le signal échantillonné sur un nombre  $N$  de bits pour fournir un entier dans  $\{-2^{N-1}; 2^{N-1} - 1\}$  représentant l'amplitude instantanée du signal.

La conception d'un récepteur numérique dépend principalement du choix du ou des convertisseurs A/N qui en constituent le cœur. Ces composants sont les principaux éléments limitant les performances en bruit et en linéarité du récepteur (bien que les performances de certains convertisseurs actuels contraignent fortement les autres composants, notamment les éventuels amplificateurs en tête). On ne s'intéresse ici qu'aux convertisseurs intégrés, permettant une compacité et un coût raisonnables pour une utilisation dans un système à récepteurs multiples.

### 3.5.1. CARACTERISATION DES CAN

Tous les convertisseurs A/N utilisables pour une réception large bande effectuent une quantification à pas constant, avec une sortie binaire sur  $N$  bits.

On suppose une fréquence d'échantillonnage constante  $f_e$ .

Un signal pleine échelle (à 0 dBFS) est considéré comme une sinusoïde d'amplitude  $2^{N-1}$  en sortie numérique.

Le bruit de quantification, supposé blanc et uniforme, limite le rapport signal à bruit dans la bande réelle  $\frac{f_e}{2}$  à

$$SNR_{\max} (dB) \approx 1.76 + 6.02N.$$

Ramené par unité de fréquence et à la pleine échelle du CAN, le rapport signal à bruit ultime du convertisseur A/N vaut donc :  $SNR_{\max} (dBc / Hz) \approx -1.76 - 6.02N - 10 \cdot \log_{10} \left( \frac{f_e}{2} \right)$ .

Outre ce bruit ultime, les convertisseurs A/N réels présentent un certain nombre de défauts qui génèrent du bruit supplémentaire et des intermodulations. Ces défauts sont parfois minimisés pour une utilisation particulière. On trouve ainsi des convertisseurs conçus pour une utilisation optimale sur une fréquence intermédiaire (70 MHz par exemple), ou dont la mise en œuvre dépend de la bande d'utilisation. Les performances des CANs se dégradent néanmoins avec l'augmentation de la fréquence d'échantillonnage ou celle du signal d'entrée.

Les raies parasites (« spurious signals ») générées par le CAN constituent la principale limitation des circuits actuels. Elles sont engendrées par les non-linéarités dans le processus de conversion (traditionnellement caractérisées par la non-linéarité différentielle DNL, la non-linéarité intégrale INL), des limitations de temps de montée (dans l'échantillonneur-bloqueur d'entrée).

#### 3.5.1.1. SNR

Le SNR (Signal To Noise Ratio) caractérise le rapport signal à bruit d'un CAN, c'est-à-dire la puissance d'un signal pleine échelle rapportée à la puissance totale de bruit produit par le CAN.

Le CAN idéal ne générant que du bruit de quantification, son SNR vaut  $SNR_{\max} (dB) \approx 1.76 + 6.02N$ .

#### 3.5.1.2. SPURIOUS-FREE DYNAMIC RANGE (SFDR)

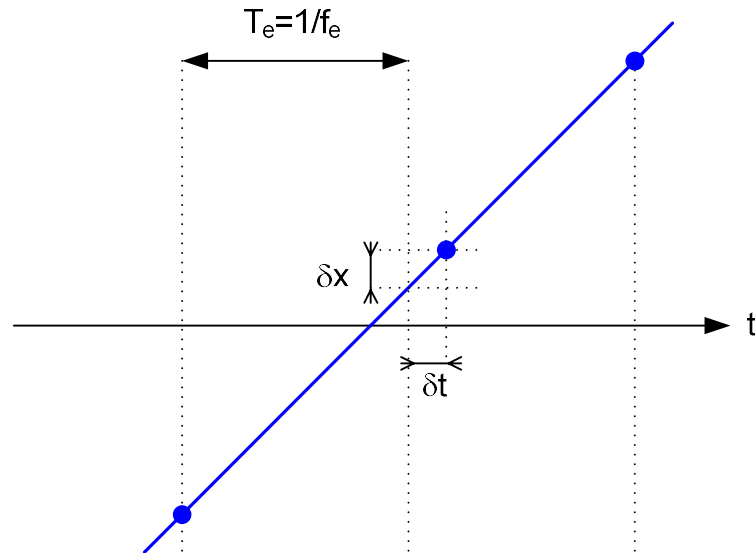
Le SFDR (Spurious Free Dynamic Range) est défini comme le rapport entre la puissance d'un signal sinusoïdal d'entrée et la puissance du plus fort signal parasite généré par le CAN, mesurée par FFT. Ce signal parasite est généralement un harmonique du signal d'entrée, éventuellement après un repliement de spectre. Le SFDR est exprimé en dBc, il caractérise la capacité du convertisseur à détecter un signal faible en présence d'une émission forte. On peut donc considérer le SFDR comme la dynamique instantanée (minimale) du convertisseur. Le SFDR se dégrade avec l'augmentation du niveau d'entrée. A très faible niveau, le bruit de quantification peut être, sauf précautions particulières (blanchiment), corrélé au signal et ainsi faire apparaître des raies parasites fortes au regard de la puissance du signal utile, dégradant le SFDR. Une saturation du convertisseur constitue une forte non-linéarité qui engendre une forte remontée des raies parasites.



### 3.5.2. EFFET DE LA GIGUE DE PHASE DE L'HORLOGE D'ÉCHANTILLONNAGE

Actuellement, le principal facteur de dégradation du SNR des CAN rapides à haute résolution (16 bits) est la gigue de phase (ou jitter) de l'horloge d'échantillonnage.

Cet effet traduit une variation  $\delta t$  sur l'instant d'échantillonnage en une incertitude de mesure  $\delta x$  d'autant plus grande que le temps de montée du signal d'entrée est court.



On suppose un signal d'entrée sinusoïdal pleine échelle de fréquence  $f$ , s'écrivant  $x(t) = A \sin(2\pi ft)$ , avec  $A = q2^{N-1}$  où  $q$  est le pas de quantification et  $N$  le nombre de bits du CAN. L'incertitude de mesure peut atteindre  $\left. \frac{dx}{dt} \right|_{\max} \delta t$ , soit  $2\pi f \delta t A$ ,

En supposant la distribution de  $\delta t$  gaussienne, avec un écart-type  $\Delta t$ , la puissance moyenne de l'erreur générée sur ce signal sinusoïdal s'écrit :

$$\Delta x^2 = \frac{1}{\Delta t \sqrt{2\pi}} \int_{-\infty}^{+\infty} e^{-\frac{u^2}{2\Delta t^2}} \frac{1}{T} \int_0^T \left[ u \frac{dx}{dt}(u+t) \right]^2 dt du \quad \text{avec } T = \frac{1}{f}$$

$$\text{soit } \Delta x^2 = \frac{(2\pi f A)^2}{\Delta t \sqrt{2\pi}} \int_{-\infty}^{+\infty} e^{-\frac{u^2}{2\Delta t^2}} \frac{u^2}{T} \int_0^T \cos^2(2\pi f(u+t))^2 dt du$$

$$\Delta x^2 = \frac{(2\pi f A)^2}{\Delta t \sqrt{2\pi}} \int_{-\infty}^{+\infty} e^{-\frac{u^2}{2\Delta t^2}} \frac{u^2}{T} \int_0^T \cos^2(2\pi ft)^2 dt du = \frac{(2\pi f A)^2}{\Delta t \sqrt{2\pi}} \int_{-\infty}^{+\infty} e^{-\frac{u^2}{2\Delta t^2}} \frac{u^2}{2} du$$

$$\text{soit enfin } \Delta x^2 = \frac{(2\pi f A \Delta t)^2}{2} \quad \text{ou :}$$

$$\Delta x = 2\pi f \Delta t \frac{A}{\sqrt{2}}$$

Le bruit dû à la gigue de phase est proportionnel à la fréquence et à l'amplitude du signal.

Le SNR associé à cette erreur s'écrit :

$$SNR = -10 \cdot \log_{10} \left( \frac{\Delta x^2}{\frac{1}{T} \int_0^T x(t)^2 dt} \right) = -10 \cdot \log_{10} \left( \frac{\left( \frac{(2\pi f A \Delta t)^2}{2} \right)}{\frac{A^2}{2}} \right)$$

soit

$$SNR = -20 \cdot \log_{10} (2\pi f \Delta t)$$

Autrement dit, une gigue de phase d'écart-type  $\Delta t$  sur l'horloge d'échantillonnage peut limiter le SNR à  $-20 \cdot \log_{10} (2\pi f_{\max} \Delta t)$ , où  $f_{\max}$  est la fréquence maximale du signal numérisé.

Le gigue de phase étant d'autant plus gênante que la fréquence du signal d'entrée est élevée, elle est particulièrement ressentie dans le cadre d'un sous-échantillonnage, ou avec une FI élevée.

Pour un convertisseur de  $N$  bits dont le SNR maximal théorique est  $SNR_{\max} (dB) \approx 1.76 + 6.02N$ , le bruit dû à la gigue de phase  $\Delta t_q$  est équivalent au bruit ultime de quantification si :

$$1.76 + 6.02N = -20 \cdot \log_{10} (2\pi f_{\max} \Delta t_q), \text{ soit}$$

$$\Delta t_q = \frac{10^{\frac{1.76+6.02N}{20}}}{2\pi f_{\max}} \text{ ou encore } \Delta t_q \approx 2^{-N} \frac{0.19}{f_{\max}}$$

Dans le cas d'un signal en FI ( $f_{\max} \approx 70$  MHz), on a :

$$12 \text{ bits} : \Delta t_q = 0.66 \text{ ps rms}$$

$$14 \text{ bits} : \Delta t_q = 0.16 \text{ ps rms}$$

$$16 \text{ bits} : \Delta t_q = 0.04 \text{ ps rms}$$

Dans le cas d'un signal HF ( $f_{\max} \approx 30$  MHz), on a :

$$12 \text{ bits} : \Delta t_q = 1.5 \text{ ps rms}$$

$$14 \text{ bits} : \Delta t_q = 0.4 \text{ ps rms}$$

$$16 \text{ bits} : \Delta t_q = 0.1 \text{ ps rms}$$

Pour un convertisseur réel de SNR donné, le bruit dû à la gigue de phase  $\Delta t$  ne le dégrade pas de plus de 1 dB s'il en est inférieur d'au moins 6 dB, c'est-à-dire :

$$-20 \cdot \log_{10} (2\pi f_{\max} \Delta t) > SNR + 6, \text{ soit}$$

$$\Delta t < \frac{10^{\frac{SNR+6}{20}}}{2\pi f_{\max}} \text{ ou encore : } \Delta t < 0.08 \frac{10^{\frac{SNR}{20}}}{f_{\max}}$$

Dans le cas d'un signal en FI ( $f_{\max} \approx 70$  MHz), cette contrainte devient :

$$SNR_{CAN} = 60 \text{ dB} : \Delta t < 1.14 \text{ ps rms}$$

$$SNR_{CAN} = 70 \text{ dB} : \Delta t < 0.35 \text{ ps rms}$$

$$SNR_{CAN} = 80 \text{ dB} : \Delta t < 0.11 \text{ ps rms}$$

$$SNR_{CAN} = 90 \text{ dB} : \Delta t < 0.03 \text{ ps rms}$$

Dans le cas d'un signal en HF ( $f_{\max} \approx 30 \text{ MHz}$ ), cette contrainte devient :

$$SNR_{CAN} = 60 \text{ dB} : \Delta t < 2.5 \text{ ps rms}$$

$$SNR_{CAN} = 70 \text{ dB} : \Delta t < 0.85 \text{ ps rms}$$

$$SNR_{CAN} = 80 \text{ dB} : \Delta t < 0.25 \text{ ps rms}$$

$$SNR_{CAN} = 90 \text{ dB} : \Delta t < 0.08 \text{ ps rms}$$

A la gigue de phase propre à l'oscillateur générant la fréquence d'échantillonnage s'ajoute celle des éventuels circuits de distribution, qui commutent eux aussi avec une certaine incertitude. Cette incertitude est minimisée en choisissant des circuits rapides, de préférence en mode différentiel (ECL,...) pour limiter le parasitage par mode commun. Cette distribution peut être nécessaire afin de synchroniser le convertisseur A/N et les circuits de traitement numérique qui le suivent. Cependant les CAN actuels fournissent souvent une horloge de sortie, autorisant la connexion de l'oscillateur sur le seul convertisseur A/N. Les circuits numériques peuvent ensuite se contenter de l'horloge de sortie du convertisseur, dont le bruit de phase importe peu.

Sachant que les circuits de distribution d'horloge ECL affichent une gigue de phase propre typique de l'ordre de 0.2 ps rms (voire 0.1 ps rms pour des circuits SiGe), distribuer un signal d'horloge ayant au niveau du CAN une gigue de phase globale inférieure à 0.1 ps rms est difficile. Une fréquence d'échantillonnage de l'ordre de 100 MHz limite donc en pratique la numérisation à un SNR de l'ordre de 80 dB.

En règle générale, pour la numérisation de signaux rapides, l'entrée d'horloge des CAN est différentielle, afin de diminuer le bruit en mode commun. L'utilisation d'oscillateurs avec une sortie sinusoïdale implique donc une conversion vers un signal carré par le convertisseur A/N (ou un circuit amont si nécessaire).

Cette conversion peut se faire par un comparateur qui change d'état quand son entrée change de signe. L'entrée du comparateur est entachée d'un bruit (au minimum le bruit thermique) qui fait fluctuer l'instant de commutation.

On peut estimer cette gigue de phase en reprenant le même raisonnement que précédemment, selon :

$\Delta x$  est dû au bruit thermique :  $\Delta x^2 = 4kT_0BR$ , avec  $R = 50\Omega$  et  $B = 1 \text{ GHz}$  (bande passante minimale d'un circuit ECL). On calcule :  $\Delta x \approx 28\mu\text{V}$

$$\text{On a : } \Delta x = 2\pi f \Delta t \frac{A}{\sqrt{2}} \text{ d'où } \Delta t = \frac{\Delta x}{2\pi f \frac{A}{\sqrt{2}}} = \frac{\Delta x}{2\pi f A_{rms}}$$

Avec une amplitude du signal sinusoïdal de l'ordre de 0.5 Vrms (+7 dBm), une fréquence de 100 MHz, on calcule:  $\Delta t \approx 0.09 \text{ ps rms}$ . Il faut ajouter à cela la gigue de phase propre du comparateur, qui dégrade encore cette valeur.

L'utilisation d'un transformateur (balun), éventuellement suivi de diodes écrêteuses, permet également d'assurer cette fonction de conversion, avec un bruit moindre. La distribution d'horloge, qui devient analogique, permet d'obtenir des giges de phase minimales, limitées par les performances du CAN. Les contraintes se reportent sur la qualité du signal analogique (limitation dues au bruit, interférences).

Toutes les sources de bruit externes peuvent encore augmenter la gigue de phase ; le bruit sur les alimentations, en particulier, doit être réduit au minimum y compris sur les circuits numériques.

Les différentes sources de gigue de phase se somment (en moyenne quadratique) pour obtenir la gigue de phase totale. La gigue de phase propre à l'échantillonneur du CAN (ouverture jitter) n'est pas toujours fournie par le fabricant, mais elle est intégrée dans la mesure du SNR en fonction de la fréquence.

### 3.5.3. BRUIT DE PHASE SUR L'HORLOGE D'ÉCHANTILLONNAGE

Le bruit de phase de l'horloge d'échantillonnage est celui de l'horloge d'origine, augmenté du bruit de phase ajouté par le système de distribution d'horloge ; des raies parasites peuvent également être captées et ajoutées. Un filtrage passe-bande de l'horloge d'échantillonnage permet de réduire le bruit de phase plancher dû au système de distribution (dans la limite du bruit thermique : c'est pourquoi les oscillateurs de bonne pureté génèrent un signal relativement fort).

Dans le cas où l'horloge d'échantillonnage doit être asservie sur une référence externe, la nécessité d'un très faible bruit de phase (meilleur que 0.2 ps rms) oriente vers l'utilisation d'une boucle à verrouillage de phase utilisant un oscillateur à quartz commandé en fréquence (VCXO voire OCXO, oscillateur à quartz thermostaté avec réglage de fréquence), qui autorise un bruit plus faible qu'un simple VCO.

Un générateur d'horloge rapide (de l'ordre de 100 MHz) réel, qui plus est asservi à une horloge de référence externe, est constitué d'une boucle à verrouillage de phase intégrant un oscillateur commandé en fréquence. Cette boucle compare la phase de l'horloge de référence et celle de son oscillateur interne, génère un signal d'erreur et l'intègre pour corriger la commande de l'oscillateur. Ce signal de commande engendre une petite modulation de fréquence : au premier ordre, le spectre du signal de commande est "accroché" sur la fréquence générée. Une composante périodique dans cette commande génère une raie parasite, qui peut éventuellement émerger du bruit de phase naturel de l'oscillateur. Une telle perturbation est généralement due à la fréquence de comparaison de la PLL et à ses harmoniques, mais elle peut aussi être conduite par l'alimentation de l'oscillateur, induite par un autre oscillateur,...

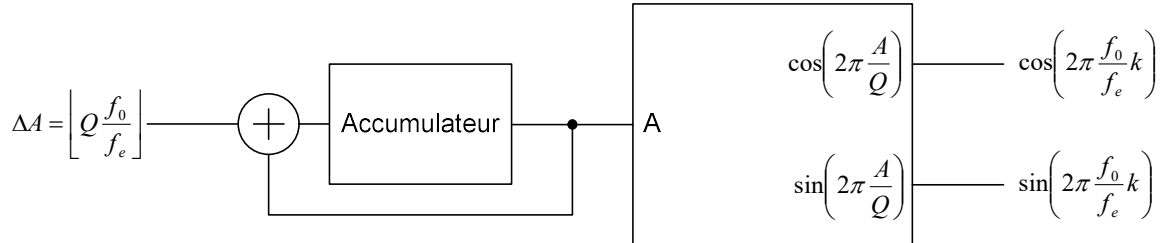
Les oscillateurs à quartz opérant par multiplication de fréquence utilisent les harmoniques d'un quartz travaillant sur une fréquence fondamentale typiquement 3, 5, 7,... fois plus basse que le signal de sortie. Outre la fréquence recherchée, ces oscillateurs génèrent donc aussi des raies sous-harmoniques qui se mélangent aussi avec le signal d'entrée au niveau du CAN, dégradant le SFDR. La fréquence maximale atteignable actuellement avec des oscillateurs à quartz sans multiplication est de l'ordre de 250 MHz.

Ces raies parasites augmentent le bruit de phase de l'horloge d'échantillonnage, mais surtout se mélangent avec le signal d'entrée et en créent des répliques décalées en fréquence. Le niveau de ces raies parasites devrait donc être suffisamment faible par rapport au signal d'horloge principal, au moins de l'ordre du SFDR requis. Alternativement, leur fréquence devrait être telle que le signal induit soit hors bande utile (y compris dans les bandes images, ce qui n'est guère envisageable que dans le cas d'une numérisation en FI avec une bande utile relativement faible).

## 3.6. OSCILLATEUR NUMERIQUE (NCO)

### 3.6.1. PRINCIPE

Le principe de base d'un oscillateur numérique classique (ou NCO pour Numerical Controlled Oscillator) à fréquence  $f_0$  pour une fréquence d'échantillonnage  $f_e$  est décrit ci-dessous :



Il consiste principalement en un accumulateur travaillant modulo  $Q$ , incrémenté à chaque cycle d'une valeur  $\Delta A$ . Cet accumulateur travaille généralement en base 2 : il stocke un nombre de  $N$  bits représentant la phase courante de l'oscillateur, tel que  $Q = 2^N$  représente  $2\pi$ . L'incrément de phase peut être constant (fréquence constante), ou suivre une loi particulière, ce qui permet notamment de générer des sauts ou des rampes de fréquence. La valeur courante  $A$  de l'accumulateur est utilisée pour calculer  $\cos\left(2\pi \frac{A}{Q}\right)$  et  $\sin\left(2\pi \frac{A}{Q}\right)$ , qui constituent la sortie du NCO complexe. Ce calcul peut être effectué :

- par indexation d'une table pré-calculée,
- par calcul direct (utilisation d'algorithmes de CORDIC dans les FPGA et circuits câblés)
- par des méthodes mixtes (combinaison de plusieurs tables pré-calculées de faible taille).

Le choix de la méthode de calcul est fonction de la résolution du mot de sortie et de la vitesse de génération.

Le NCO est principalement caractérisé par la résolution de l'incrément de phase (précision en fréquence) et la résolution de la sortie (précision en amplitude).

On définit également le SFDR de l'oscillateur comme étant le ratio (en dBc) de la porteuse générée et de la plus forte raie parasite. Le SFDR est limité par la résolution de la sortie et des valeurs trigonométriques, il peut être amélioré par des techniques de « dithering » qui ajoute un faible bruit de phase en sortie d'accumulateur afin d'étaler en fréquence les raies parasites.

### 3.6.2. EXTENSION A D'AUTRES BASES QUE 2

Outre le cas  $Q = 2^N$ , on peut aussi imaginer un NCO travaillant avec  $Q = b^N$ ,  $b$  entier. On utilise plutôt dans ce cas des tables pré-calculées. Quand  $Q$  est grand, la table d'exponentielles complexes peut nécessiter beaucoup de mémoire. Une solution est d'utiliser une méthode mixte, en écrivant le contenu de l'accumulateur de phase sous la forme  $A = A_1 b^M + A_0$ , avec  $A_0 = 0 \dots b^M - 1$  et  $A_1 = 0 \dots b^{N-M} - 1$  pour  $M = 1 \dots N-1$ . Les deux

nombre  $A_0$  et  $A_1$  obtenus permettent d'indexer deux tables  $M_0$  et  $M_1$ , définies par  $M_0(k) = e^{2\pi j \frac{k}{Q}}$  pour

$k = 0 \dots b^M - 1$ , et  $M_1(k) = e^{2\pi j k \frac{b^M}{Q}}$  pour  $k = 0 \dots b^{N-M} - 1$ . En effectuant le produit des valeurs indexées par les

accumulateurs partiels  $A_0$  et  $A_1$ , on obtient  $M_0(A_0) \cdot M_1(A_1) = e^{2\pi j A_1 \frac{b^M}{Q}} e^{2\pi j \frac{A_0}{Q}} = e^{2\pi j \frac{A_1 b^M + A_0}{Q}} = e^{2\pi j \frac{A}{Q}}$ , qui la valeur recherchée. Au prix d'une multiplication complexe supplémentaire, on a réduit la mémoire nécessaire de  $Q = b^N$  éléments à  $b^{N-M} + b^M$ . En pratique, l'accumulateur est constitué de deux registres distincts  $A_0$  et  $A_1$  et

l'ajout de l'incrément de phase se calcule modulo  $b^M$  pour  $A_0$ , modulo  $b^{N-M}$  pour  $A_1$ , avec gestion de la retenue de  $A_0$  vers  $A_1$ .

On peut évidemment réitérer le procédé pour obtenir jusqu'à  $N$  tables de  $b$  éléments, et en utilisant  $N-1$  multiplications complexes.

Si  $b$  contient un facteur 2, la taille des tables peut être réduite par 2 en utilisant la symétrie par rotation de  $\pi$  (inversion de signe du contenu de la table). De même pour un facteur 4, par rotation de  $\frac{\pi}{2}$  (inversions de signe et permutation des parties réelle et imaginaire).

La gestion de l'arithmétique modulo  $b$  ( $b \neq 2$ ) est contraignante dans le cas général et peut limiter les performances (en vitesse) du NCO. De même, la taille des blocs mémoire alloués dans un FPGA est une puissance de 2 : une table de taille  $b^M$  sous-utilise le bloc alloué.

### 3.6.3. EXTENSION AU PRODUIT DE DEUX NOMBRES PREMIERS ENTRE EUX

Si  $Q$  n'est pas premier ou une puissance d'un nombre premier, on peut écrire  $Q = UV$ , avec  $U$  et  $V$  entiers premiers entre eux. Le NCO travaillant modulo  $Q$  peut alors être créé à partir de deux NCO travaillant modulo  $U$  et modulo  $V$ . Ces NCO élémentaires permettent de générer les fréquences  $f_u = u \frac{f_e}{U}$ ,  $u = 0 \dots U-1$ , et  $f_v = v \frac{f_e}{V}$ ,  $v = 0 \dots V-1$ .

Le produit des sorties des deux NCO permet d'obtenir les fréquences  $f_{u,v} = u \frac{f_e}{U} + v \frac{f_e}{V}$ ,

$$\text{soit } f_{u,v} = f_e \left( \frac{u}{U} + \frac{v}{V} \right) = (u \cdot V + v \cdot U) \frac{f_e}{UV} = (u \cdot V + v \cdot U) \frac{f_e}{Q}.$$

Comme  $U$  et  $V$  sont premiers entre eux, il existe  $p$  et  $q$  tels que  $p \cdot V + q \cdot U = 1$  (théorème de Bézout).

Deux tels nombres peuvent par exemple être obtenus par l'algorithme d'Euclide étendu  $(p, q, r) = \text{PGCD}_e(U, V)$ , qui est le suivant :

$$\left\{ \begin{array}{l} r_0 = V \\ p_0 = 1 \\ q_0 = 0 \\ r_0' = U \\ p_0' = 0 \\ q_0' = 1 \end{array} \right. \text{ et tant que } r_i' \neq 0 : \left\{ \begin{array}{l} s_{i+1} = r_i \div r_i' \\ r_{i+1} = r_i' \\ p_{i+1} = p_i' \\ q_{i+1} = q_i' \\ r_{i+1}' = r_i - s_{i+1} r_i' = r_i \bmod r_i' \\ p_{i+1}' = p_i - s_{i+1} p_i' \\ q_{i+1}' = q_i - s_{i+1} q_i' \end{array} \right.$$

En fin d'exécution, on peut prendre :  $p = p_i$ ,  $q = q_i$  et  $r = r_i$ . On alors :  $pV + qU = r = \text{PGCD}(U, V)$ , soit donc  $pV + qU = 1$  si  $U$  et  $V$  sont premiers entre eux.

En pratique on pourra prendre  $p = U + p_i$  (resp.  $q = V + q_i$ ) si  $p_i$  (resp.  $q_i$ ) est négatif, si l'on veut éviter de gérer des nombres négatifs dans les NCO.

Une porteuse pour la fréquence  $f_c = f_e \frac{P}{Q}$  pour  $P = 0 \dots Q-1$  est alors générée en prenant :

$$u = (P \cdot p) \bmod U \text{ et } v = (P \cdot q) \bmod V$$

### 3.6.4. CAS GENERAL

Dans le cas général, la génération d'un signal à la fréquence exacte  $\frac{P}{Q} f_e$ ,  $P$  et  $Q$  entiers positifs avec  $P < Q$ , peut se faire selon la procédure suivante :

- décomposition de  $Q$  en facteurs premiers :  $Q = \prod_{m=1}^M Q_m^{R(m)}$ , où les  $Q_m$  sont  $M$  nombres premiers distincts.
- construction d'un ensemble de  $M$  NCOs élémentaires travaillant modulo  $Q_m^{R(m)}$ .
- Calcul des incréments de phase  $u_m$  pour chacun des NCO élémentaires, par  $M - 1$  itérations de la méthode du paragraphe précédent, avec par exemple :

$$v_0 = P \text{ et } \begin{cases} U_m = Q_m^{R(m)} \\ V_m = \prod_{k=m+1}^M Q_k^{R(k)} \\ P_m = v_{m-1} \\ (p_m, q_m, r_m) = \text{PGCD}_e(U_m, V_m) \\ u_m = (P_m p_m) \bmod U_m \\ v_m = (P_m q_m) \bmod V_m \end{cases} \quad \text{pour } m = 1..M - 1, \text{ puis } u_M = v_{M-1}.$$

Ce principe de génération est limité par la taille maximale des tables, qui est au minimum  $\max_m(Q_m)$ , c'est-à-dire la valeur du plus grand facteur premier de  $Q$ . Si un NCO élémentaire est lui-même constitué d'un ensemble de plusieurs NCO de même facteur premier, un calcul supplémentaire est requis pour calculer les incréments de phase de chacun de ces « sous-NCO ».

Le temps de calcul d'un échantillon de sortie du NCO global peut nécessiter un nombre conséquent d'opérations ; dans le cadre d'une implémentation en FPGA, ces opérations peuvent être gérées en « pipeline », et le débit de sortie reste élevé, limité en pratique par le calcul des multiplications complexes et les mises à jour des sous-accumulateurs des NCO de même facteur premier (propagation des retenues). Dans un FPGA, l'initialisation du NCO global à une phase prédéterminée (nulle) nécessite également la propagation inverse de l'impulsion de réinitialisation le long du pipeline, pour compenser les retards en sortie des différents NCO.

## 4. BOUCLES A VERROUILLAGE DE PHASE (PLL)

On présente ici le fonctionnement d'une PLL (Phase-Locked Loop, boucle à verrouillage de phase) dans le cadre de la construction d'un synthétiseur RF permettant la génération de fréquences fixes en hyper-fréquences (quelques GHz), en recherchant un bruit de phase aussi faible que possible.

### 4.1. PLL SIMPLE

Une PLL simple est constituée d'une unique boucle d'asservissement contrôlant un oscillateur (VCO) de manière à ce que la phase de la sortie à la fréquence  $f_0$  de celui-ci soit (après division de fréquence par N) toujours égale à celle d'un signal de référence à  $f_{REF}$ .

Elle est constituée d'un comparateur de phase, d'un filtre de boucle, d'un oscillateur commandé en tension (VCO), et d'un diviseur de fréquence.

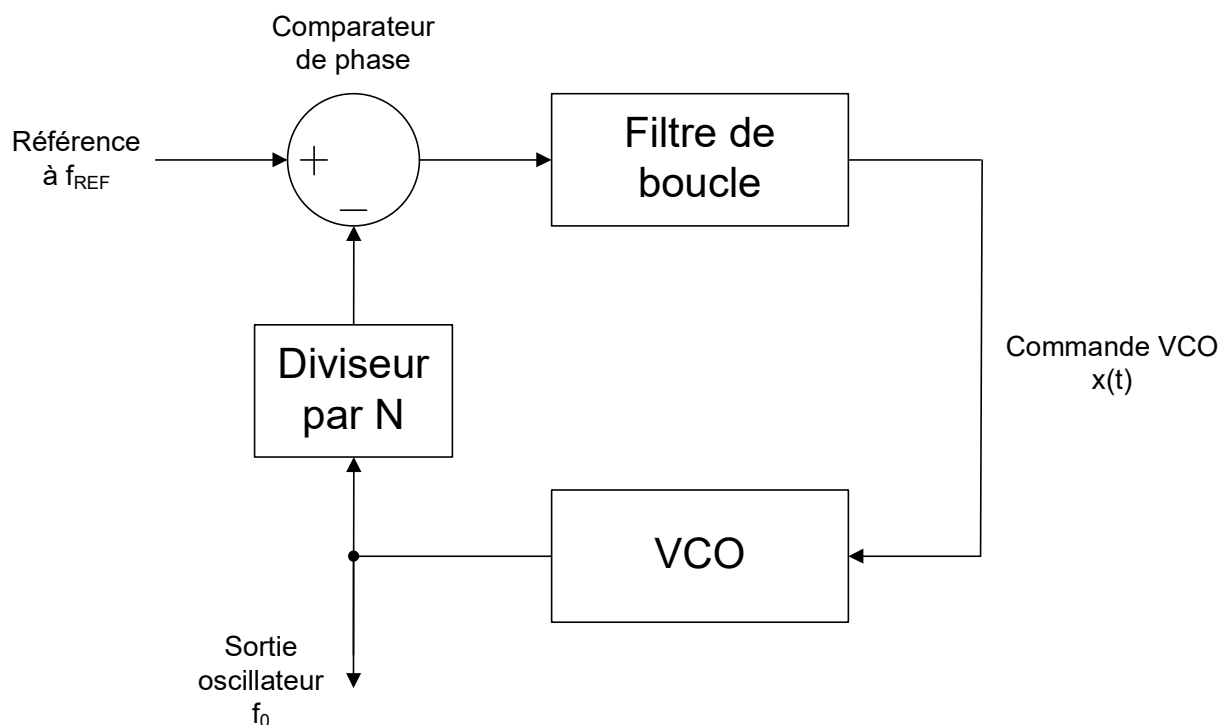


Figure 3 - PLL simple

En pratique, le domaine de fréquences du VCO est limité à une octave environ, pour éviter l'accrochage sur un harmonique et surtout conserver la faisabilité du VCO. Si un domaine supérieur à une octave est requis, on fait typiquement suivre la PLL d'un diviseur par  $2^k$ . Si un VCO large bande n'est pas envisageable, on peut utiliser une banque de plusieurs VCO organisés en sous-bandes.

Le comparateur de phase est le plus souvent un comparateur phase/fréquence, qui permet d'éviter l'introduction d'un système de verrouillage annexe (pour l'atteinte initiale du régime établi). Le comportement de la PLL pendant la phase de verrouillage peut être complexe à modéliser, on se s'intéresse par la suite qu'au comportement à l'équilibre (où une modélisation linéaire simple est possible), afin de dériver le bruit de phase en sortie du système.

#### 4.1.1. MODELISATION

La modélisation d'une PLL simple en mode linéaire (pour le régime établi) est donnée ci-dessous :



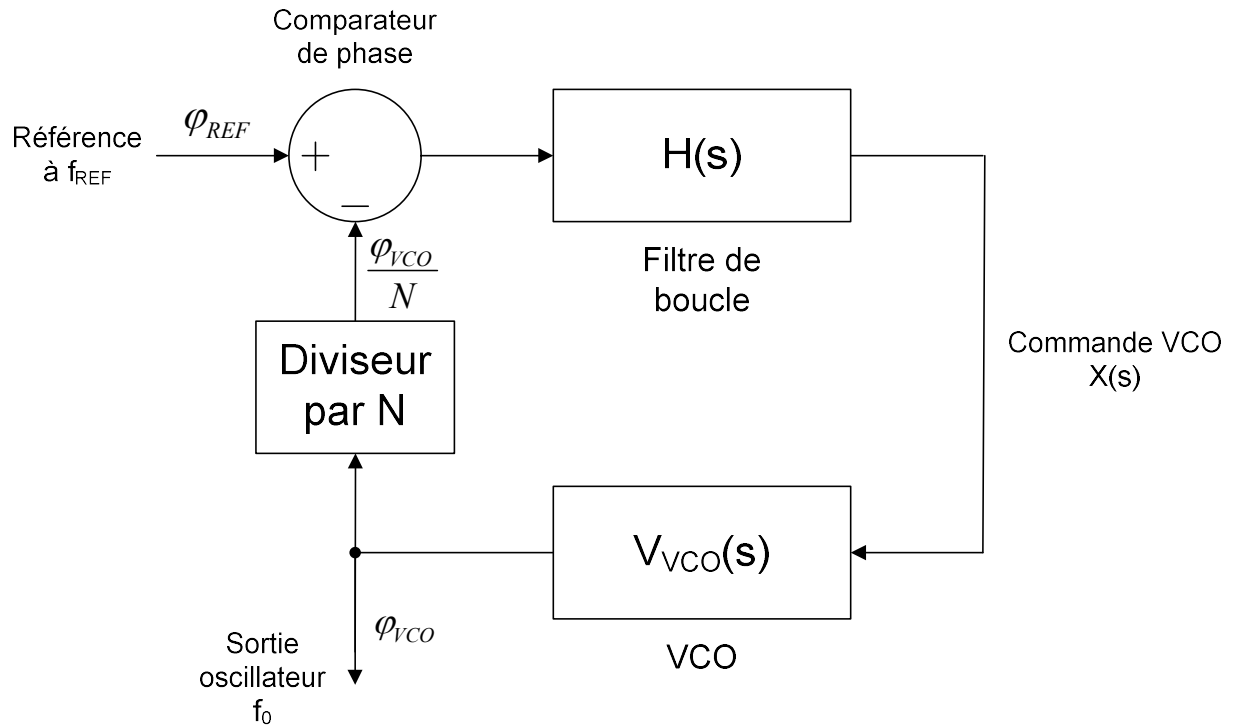


Figure 4 - PLL simple : modèle linéaire

Le filtre de boucle (passe-bas) intègre les variations de la mesure de phase et génère la commande de l'oscillateur  $X(s)$ . Sa réponse en fréquence est  $H(s)$ .

Soit  $x(t)$  la tension de commande (temporelle) du VCO, transformée inverse de  $X(s)$ . La fonction de transfert du VCO (commande vers fréquence) s'écrit:  $f_{VCO}(x) = f_0 + K_{VCO}(x - x_0)$ , où  $K_{VCO}$  est le gain du VCXO (variation de la fréquence pour une variation de +1 de la commande, elle-même limitée dans un domaine, choisi à  $[0;1]$  par la suite), et  $x_0$  la valeur nominale (indéterminée) pour la fréquence  $f_0$ . On a  $f_{REF} = \frac{f_0}{N}$ ,  $f_{REF}$  est la fréquence de la référence (fréquence de comparaison).

En régime établi, la phase (mesurée à  $f_0$ ) du VCO est égale à la fréquence intégrée et s'écrit :

$$\varphi_{VCO}(t) = \varphi_{VCO}(0) + \int_0^t 2\pi u f_{VCO}(x(u)) du = \varphi_{VCO}(0) + 2\pi K_{VCO} \int_0^t x(u) du;$$

En considérant la phase à la fréquence  $f_0$ , la fonction de transfert du VCO ( $x(t)$  vers phase) s'écrit donc :

$$V_{VCO}(s) = \frac{2\pi K_{VCO}}{s}.$$

La fonction de transfert du comparateur de phase se réduit à un gain de  $\frac{K_i}{2\pi}$  : il sort une valeur dans

$$\left[ -\frac{K_i}{2}; +\frac{K_i}{2} \right]; \quad K_i \text{ est le gain interne de boucle.}$$

En boucle fermée, on a, avec  $\varphi_{REF}$  la phase de la référence :

$$\begin{cases} x(s) = H(s) \cdot \left( \varphi_{REF}(s) - \frac{\varphi_{VCO}(s)}{N} \right) \frac{K_i}{2\pi} \\ \varphi_{VCO}(s) = x(s) \cdot V_{VCO}(s) \end{cases}$$

$$\text{soit } \varphi_{VCO}(s) = H(s) \cdot \left( \varphi_{REF}(s) - \frac{\varphi_{VCO}(s)}{N} \right) \frac{K_i}{2\pi} \cdot V_{VCO}(s)$$

$$\text{d'où: } \varphi_{VCO}(s) = \varphi_{REF}(s) \frac{H(s) \cdot \frac{K_i}{2\pi} \cdot V_{VCO}(s)}{1 + H(s) \cdot \frac{K_i}{2\pi N} \cdot V_{VCO}(s)} = \varphi_{REF}(s) \frac{H(s) \cdot K_i \cdot \frac{K_{VCO}}{s}}{1 + H(s) \cdot \frac{K_i}{N} \cdot \frac{K_{VCO}}{s}}$$

En notant  $W(s) = H(s) \cdot \frac{K_i}{s} \cdot \frac{K_{VCO}}{N}$ , le gain en boucle ouverte,

et  $G(s) = \frac{W(s)}{1 + W(s)}$  le gain en boucle fermée,

$$\text{on a: } \frac{\varphi_{VCO}(s)}{N} = \varphi_{REF}(s) \cdot G(s)$$

L'asservissement est stable si les pôles de la fonction de transfert en boucle fermée  $G(s)$  sont contenus dans le disque unité. Ceux-ci sont définis par  $W(s) = -1$ ; la stabilité se caractérise par les marges de fonctionnement en gain et en phase définies selon :

- marge de gain (dB) : valeur minimale de  $20 \cdot \log_{10}(|W(s)|)$  pour  $s$  tel que  $\arg(W(s)) = 180^\circ$
- marge de phase : valeur minimale de  $|\arg(-W(s))|$  pour  $s$  tel que  $|W(s)| = 1$ .

Ces marges doivent être suffisantes pour couvrir les incertitudes sur les différents paramètres de la PLL (gain du VCO notamment, qui n'est généralement pas constant sur son domaine de fréquence).

Le comparateur de phase produit généralement un éventail de fréquences parasites, qui sont susceptibles de perturber le fonctionnement de la boucle et de générer des pics de bruit de phase. Le filtre de boucle doit donc être conçu de telle manière que ces fréquences indésirables soit suffisamment réjectées. La première source de perturbation est la fréquence de comparaison, ce qui contraint en pratique à avoir une bande passante de l'asservissement faible devant la fréquence de comparaison.

#### 4.1.2. BRUIT DE PHASE

Les sources de bruit de phase dans la PLL linéaire sont (ramenées au niveau de la fréquence de référence):

- le bruit de la référence (=  $\delta\varphi_{REF}$ )
- le bruit apporté par le comparateur de phase :  $\delta\varphi_{CP}$
- le bruit apporté par la commande du VCO :  $\frac{\delta\varphi_V}{N}$

Ce bruit est généré par le bruit additif (bruit thermique,...) ajouté sur la commande du VCO. Soit  $b_V(t)$  ce bruit ; en sortie de VCO, le déphasage induit par ce bruit est :

$$\varphi_V(t) = \varphi_V(0) + \int_0^t 2\pi u f_{VCO} (x(u) + b_V(u)) du - \int_0^t 2\pi u f_{VCO} (x(u)) du = \varphi_V(0) + 2\pi K_{VCO} \int_0^t b_V(u) du$$

avec  $x(t)$  commande nominale du VCO.

On en déduit donc au niveau de la fréquence de référence:  $\frac{\delta\varphi_V(s)}{N} = 2\pi \frac{K_{VCO}}{N} \frac{b_V(s)}{s}$ .

Soit, en posant  $V(s) = 2\pi \frac{K_{VCO}}{s}$ , la « fonction de transfert » du VCO :  $\frac{\delta\varphi_V(s)}{N} = \frac{V(s)b_V(s)}{N}$ .

- le bruit apporté par le VCO :  $\frac{\delta\varphi_{VCO}}{N}$
- le bruit apporté par le diviseur :  $\delta\varphi_{DIV}$

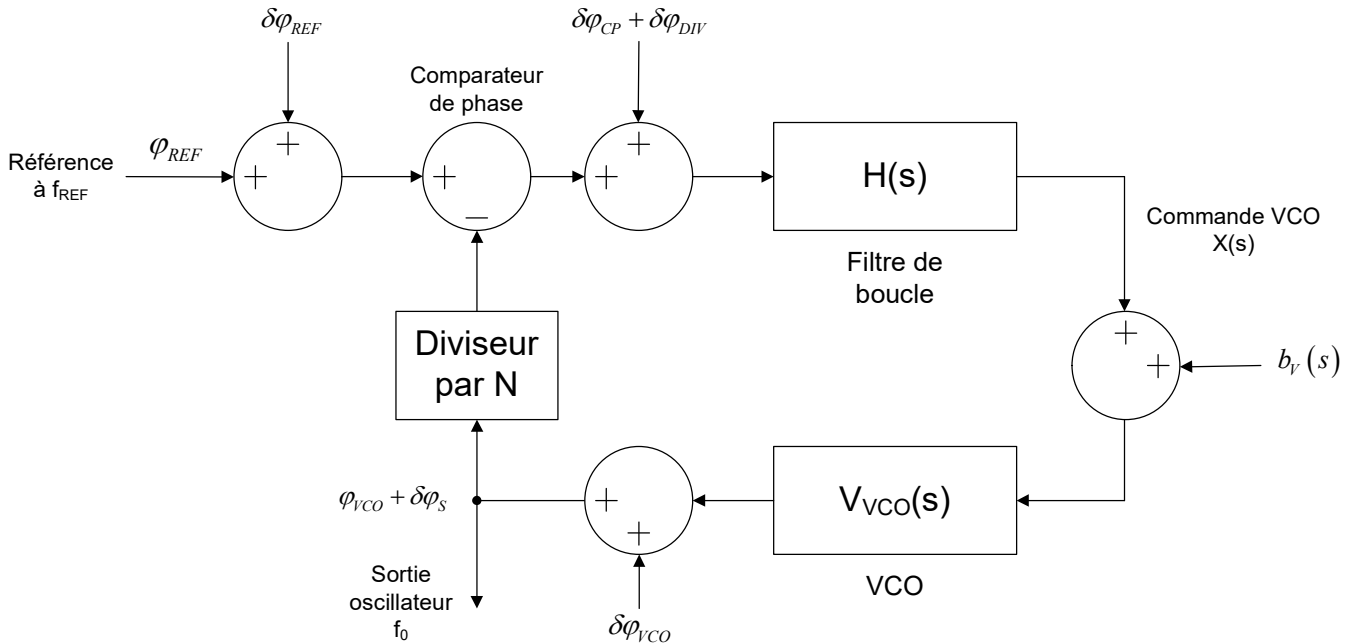


Figure 5 - PLL simple : bruit de phase

Le bruit de phase total ramené en sortie de VCO (à la fréquence utile  $f_0$ ) en boucle fermée est :

$$\delta\varphi_S(s) = \delta\varphi_{VCO}(s) + N \left( \delta\varphi_{REF}(s) + \delta\varphi_{CP}(s) + \delta\varphi_{DIV}(s) - \frac{\delta\varphi_S(s) + \delta\varphi_V(s)}{N} \right) G(s)$$

Soit :

$$\delta\varphi_S(s) = (\delta\varphi_V(s) + \delta\varphi_{VCO}(s))(1 - G(s)) + N(\delta\varphi_{REF}(s) + \delta\varphi_{CP}(s) + \delta\varphi_{DIV}(s))G(s)$$

Ou, avec  $\delta\varphi_V(s) = V(s)b_V(s)$  et  $V(s) = 2\pi \frac{K_{VCO}}{s}$  :

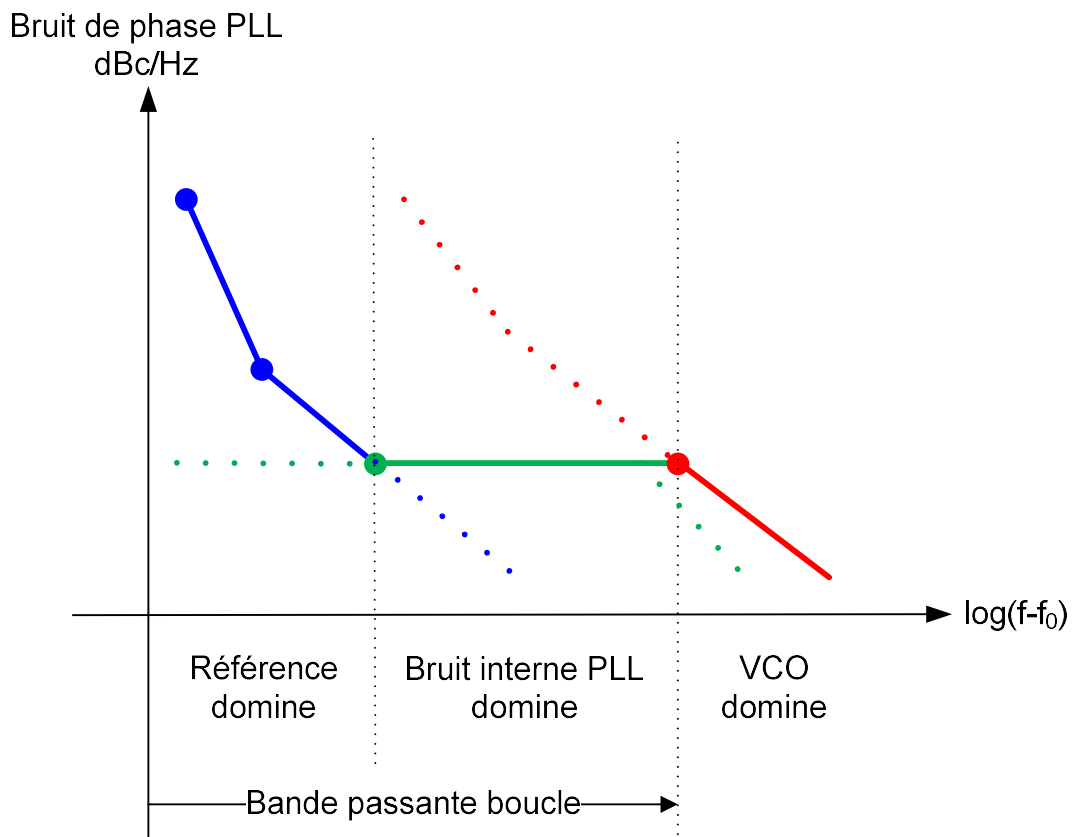
$$\delta\varphi_S(s) = \left( 2\pi K_{VCO} \frac{b_V(s)}{s} + \delta\varphi_{VCO}(s) \right) (1 - G(s)) + N(\delta\varphi_{REF}(s) + \delta\varphi_{CP}(s) + \delta\varphi_{DIV}(s))G(s)$$

En première approximation, on distingue deux cas :

- dans la bande passante de la boucle, on a  $G(s) \approx 1$ , le bruit de phase est dominé par les bruits de la référence, du comparateur de phase et du diviseur, multipliés par  $N$
- en dehors de la bande passante de la boucle, on a  $G(s) \approx 0$ , le bruit de phase est dominé par le bruit propre (en boucle ouverte) du VCO.

En utilisant une référence stable à très bas bruit de phase (typiquement un OCXO, oscillateur à quartz thermostaté), il est possible d'obtenir un signal de sortie à bas bruit de phase, limité par les bruits du comparateur

de phase et du diviseur, qui sont généralement considérés blancs autour de la fréquence de comparaison (au moins à partir de 1 kHz environ). La bande passante de l'asservissement est choisie de manière à ce que le bruit de phase du VCO soit équivalent à celui des autres sources à la fréquence de coupure. Le bruit de phase obtenu sur le signal de sortie (à  $f_0$ ) est alors schématiquement de la forme :



**Figure 6 - PLL : allure du bruit de phase**

Le bruit de phase dans la partie basse est le bruit de la référence (avec des termes en  $1/f$ ,  $1/f^2$ ,... aux très basses fréquences), augmenté de  $20 \cdot \log_{10}(N)$ . Le bruit de phase dans la partie haute est le bruit propre du VCO ; dans la partie intermédiaire on trouve essentiellement le bruit (quasi blanc) de la PLL (diviseur, comparateur de phase, filtre) augmenté de  $20 \cdot \log_{10}(N)$ .

Un synthétiseur de fréquence programmable est obtenu en faisant varier le facteur de division  $N$  : on peut ainsi obtenir toutes les fréquences multiples de  $f_{REF}$  du domaine de fonctionnement du VCO.

Un VCO capable de balayer un grand domaine de fréquence (qui est cependant typiquement limité à une octave en raison de la difficulté associée à la présence des harmoniques) possède un gain ( $K_{VCO}$ ) élevé; son bruit de phase ultime est donné par le bruit (thermique et électronique, notamment en  $1/f$ ) sur sa commande, multiplié par son gain. Pour une même amplitude de commande, un VCO produit donc un bruit de phase d'autant plus important que son domaine de fréquence est étendu ( $K_{VCO}$  plus élevé). Pour minimiser cet effet en pratique, le domaine de variation de la tension de commande d'un VCO à bas bruit est étendu (typiquement sur 15V à 30V). Le bruit additif sur la commande du VCO en basse fréquence (bruit électronique en  $1/f$ ,...) peut se ramener sur le bruit basse fréquence propre du VCO lui-même et est normalement compensé par le filtre de boucle.

En règle générale, la construction d'un synthétiseur large bande à bas bruit de phase avec un unique VCO (une structure avec plusieurs VCO en sous-bandes peut aussi être envisagée) requiert donc une référence à très bas bruit de phase, une bande passante de boucle élevée, impliquant une fréquence de référence (et donc un pas en fréquence) élevée. D'autres structures de PLL (plus complexes) permettent d'obtenir à la fois un bas bruit de phase et un pas en fréquence réduit.

Une largeur de bande élevée pour la boucle permet également d'obtenir une grande agilité, la durée de la phase d'accrochage étant typiquement proportionnelle à l'inverse de la bande.

Un bruit additif (notamment basse fréquence, dans la bande d'une PLL, par exemple un bruit d'alimentation) sur un signal d'horloge peut générer un bruit de phase supplémentaire près de la porteuse, en décalant légèrement et périodiquement l'instant de transition passant-bloqué dans un mélangeur, un comparateur ou une porte logique.

Pour minimiser cet effet, le transport des horloges numériques est à faire préférentiellement en mode différentiel, et/ou avec des niveaux forts. De la même manière, la tension d'alimentation et la commande d'un VCO dans une PLL doivent être exemptes de bruit en dehors de la bande passante (bruit non compensé par la boucle), par ajout de filtres passe-bas (voire réjecteurs) au plus près du VCO.

### 4.1.3. DIVISEURS DE FREQUENCE

Les diviseurs de fréquence sont des dispositifs fournissant une horloge à une fréquence (moyenne)  $f_D$  égale à une fraction de celle de l'horloge d'entrée  $f_e$ . Ces dispositifs étant essentiellement non linéaires (circuits logiques), des problèmes de mélange de fréquences peuvent se poser : toute fréquence parasite en entrée est susceptible d'engendrer une ou plusieurs raies parasites dans l'horloge de sortie, notamment par sous-échantillonnage (les fréquences d'entrée de la forme  $n \cdot f_D \pm f_e$ , par exemple, peuvent générer des pics à  $f_e$  en sortie).

#### 4.1.3.1. DIVISEUR PAR UN ENTIER N

Le diviseur entier par N est essentiellement constitué d'un simple compteur (0..N-1) fournissant un signal d'horloge à  $f_D = \frac{f_e}{N}$ .

On cherche généralement à obtenir une sortie avec un rapport cyclique proche de 50/50, ce qui est facilement obtenu pour N pair.

Les diviseurs les plus rapides (prescalers) sont des diviseurs par une puissance de 2 constitués d'une chaîne de bascules.

Les diviseurs rapides de rapport quelconque N (pas trop grand, hors multiples de 2) font typiquement intervenir un registre à décalage de N bits rebouclé sur lui-même, générant des impulsions au rythme désiré. La puissance de sortie d'un tel diviseur diminue donc au fur et à mesure que le facteur de division augmente. Ils sont également limités en fréquence (inférieure à 10 GHz actuellement pour un circuit du commerce), ce qui contraint à les faire précéder d'un diviseur par une puissance de 2, limitant le choix des facteurs de division.

#### 4.1.3.2. DIVISEUR FRACTIONNAIRE

Le diviseur fractionnaire est un système purement logique permettant d'obtenir une horloge à la fréquence moyenne de  $f_D = f_e \frac{K}{M}$  (avec  $2K < M$ ).

Pour cela, un principe simple est d'utiliser un compteur travaillant modulo M, incrémenté de K à chaque cycle d'entrée; on change l'état de la sortie quand le compteur dépasse  $M/2$  ou  $M-1$ .

Dans ce schéma, si M n'est pas multiple de K, on génère de forts sous-harmoniques multiples de  $\frac{f_e}{M}$ .

Pour M choisi tel que  $\frac{f_e}{M}$  soit grand devant la bande passante de la boucle, on peut obtenir un bruit de phase exempt de « spurious » (issus du diviseur) en sortie de PLL.

En pratique, le calcul avec modulo s'accorde mal avec les exigences de rapidité en hyper-fréquences. Une implémentation effective est constituée par :

- un pré-diviseur dit  $P/(P+1)$  : diviseur par P ou P+1 selon sélection
- un compteur R (de R-1 à 0)
- un compteur K (de K-1 à 0)

Le fonctionnement est le suivant :

1. Le pré-diviseur est en mode P+1, il décrémente les compteurs R et K tous les P+1 cycles
2. Une fois le compteur R à 0, le pré-diviseur passe en mode P et décrémente le compteur K tous les P cycles
3. Une fois le compteur K à 0, les compteurs sont rechargés et le cycle recommence

Un cycle complet représente  $(P+1)R + P(K-R) = PK + R = M$  cycles de l'horloge d'entrée

Pendant un cycle complet, la sortie du pré-diviseur a changé  $2K$  fois d'état, générant une horloge à la fréquence moyenne :  $f_e \frac{K}{PK + R}$ , et des sous-harmoniques aux fréquences multiples de  $\frac{f_e}{PK + R}$ .

Pour la PLL, le diviseur fractionnaire permet d'obtenir un pas en fréquence faible tout en conservant une fréquence de comparaison élevée, autorisant un filtre de boucle large (meilleur bruit de phase global hors spurious, temps de verrouillage plus faible).

Des techniques d'étalement spectral (dithering) peuvent être utilisées pour réduire l'énergie visible des sous-harmoniques. Dans le cas du calcul modulo, par exemple, cela peut consister à ajouter un bruit centré (dans  $[-K/2; +K/2]$ ) sur les seuils de changement d'état de la sortie.

#### 4.1.3.3. DIVISEUR PAR DDS

Un DDS (Direct Digital Synthesizer) permet de générer un signal d'horloge avec une fréquence de la forme  $f_D = f_e \frac{K}{M}$  par calcul trigonométrique direct à partir d'un accumulateur de phase (voir le NCO, oscillateur numérique), en alimentant un convertisseur N/A.

On peut le considérer comme un diviseur fractionnaire, il est susceptible de produire (en raison des troncatures internes et imperfections du convertisseur N/A) des raies parasites à tous les harmoniques de  $\frac{f_e}{M}$ , mais à un niveau beaucoup plus faible que dans le cas du diviseur fractionnaire purement logique.

Pour N choisi tel que  $\frac{f_e}{M}$  soit grand devant la bande passante de la boucle, on peut obtenir un bruit de phase exempt de spurious en sortie de boucle. Dans un DDS intégré, M est fixé et généralement une puissance de 2 ( $2^{32}$  ou  $2^{48}$  typiquement), ce qui rend la condition impossible à remplir. Le NCO d'un DDS spécifique peut être conçu facilement à partir de tables (pour M pas trop grand voire variable, si un pré-diviseur est utilisé en amont).

#### 4.1.3.4. BRUIT DE PHASE

La multiplication de fréquence par  $K/M$  engendre une augmentation « naturelle » du bruit de phase (en dB) de  $20 \cdot \log_{10}(K/M)$  par rapport à celui du signal d'entrée, à laquelle il faut ensuite ajouter le bruit de phase propre du diviseur.

Les performances en bruit de phase d'une cascade de diviseurs de rapports  $N_1, \dots, N_k$  avec  $N = N_1 \cdot N_2 \cdot \dots \cdot N_k$  sont essentiellement dictées par celles du dernier de la chaîne, qui doit idéalement fournir une horloge dont le bruit de phase est réduit de  $20 \cdot \log_{10}(N)$  dB par rapport au signal d'entrée. La limitation imposée par ne serait-ce que le bruit thermique conduit donc là aussi à maximaliser la fréquence de référence dans une PLL où un très bas bruit de phase est recherché.

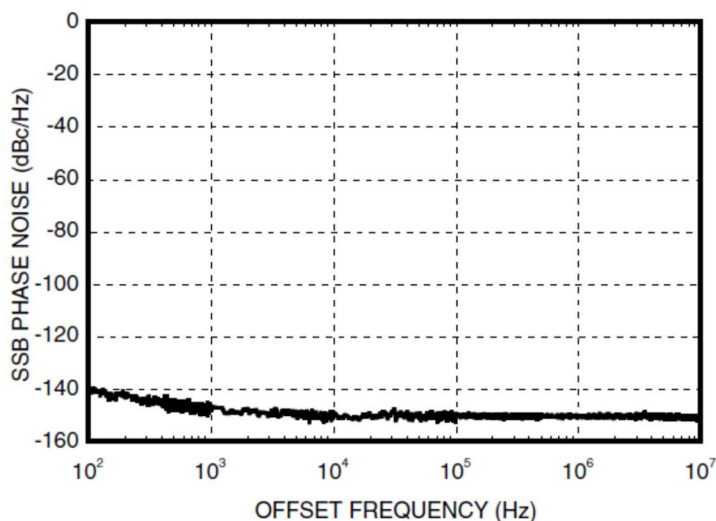
Dans les diviseurs à base de circuits logiques synchrones, le bruit de phase (notamment basse fréquence dû aux alimentations, mais aussi à l'interface de commande,...) peut être minimisé en resynchronisant le signal obtenu depuis un diviseur bruyant par une bascule à faible bruit (très rapide, avec une alimentation particulièrement filtrée) et alimentée par l'horloge d'entrée à  $f_e$ . Dans les cascades asynchrones, la sortie de chaque étage sert d'horloge au suivant : un bruit supplémentaire étant ajouté à chaque étage, elles génèrent plus de bruit et doivent donc être évitées si possible.

Les performances des diviseurs actuels (SiGe) permettent d'atteindre des bruits de phase de l'ordre de -160 dBc/Hz à 10 kHz pour une fréquence de sortie de 1 GHz. Leur domaine de fréquence d'entrée est cependant limité (moins de 5 GHz).

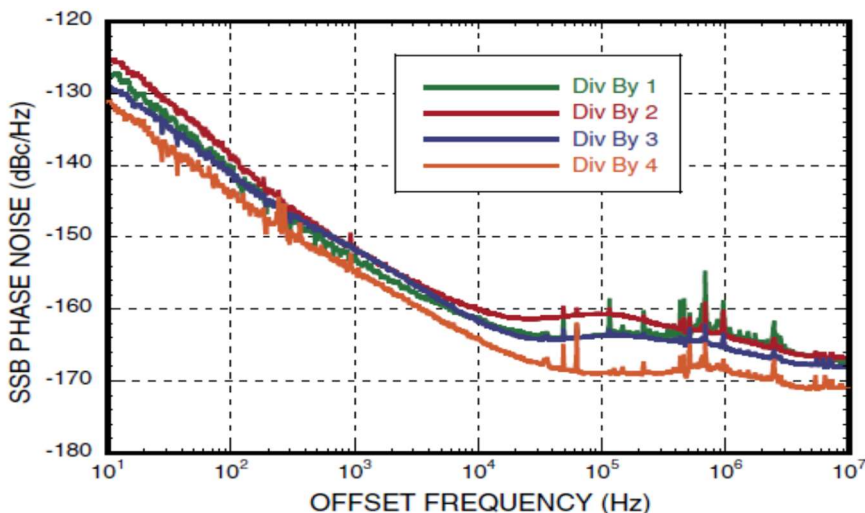
En hyper-fréquences, plusieurs technologies peuvent être employées pour constituer une chaîne de diviseurs. En effet, les diviseurs les plus rapides (GaAs, HBT) sont aussi les plus bruyants, ils sont employés en début de chaîne; en bout de chaîne, on préfère des technologies à base de silicium (ECL,...).

### Exemples de bruit de phase de diviseurs du commerce :

Hittite HMC494LP3 : diviseur par 8 GaAs, 0..18 GHz, entrée à 6 GHz, bruit en sortie (883 MHz) : -150 dBc/Hz à 100 kHz (bruit plancher)



Hittite HMC794LP3 : diviseur par 1..4 SiGe, 0.2...2 GHz, entrée à 2 GHz, bruit en sortie (500 MHz après division par 4) : -168 dBc/Hz à 100 kHz (quasiment bruit plancher)



## 4.1.4. COMPARETEURS DE PHASE

Le comparateur de phase est assimilable à un mélangeur, effectuant le produit de la référence par la sortie du VCO divisée par N. Comme tout mélangeur, il produit des intermodes susceptibles de perturber le fonctionnement de la boucle et de générer des pics de bruit de phase. Son implémentation en pratique est variable, avec des raffinements permettant notamment d'intégrer une comparaison de fréquence pour la phase d'acquisition (verrouillage) : sa sortie est forcée au minimum ou au maximum quand un glissement est détecté.

### 4.1.4.1. MELANGEUR ANALOGIQUE

Le comparateur peut effectivement être implémenté par un mélangeur analogique (de caractéristiques adéquates, notamment sur la tension de décalage en sortie). Il travaille dans ce cas avec un déphasage de 90°, en fournissant (en régime établi) une tension continue quasi-proportionnelle à cette différence de phase en quadrature, avec un gain  $K_{CP}$ . Les niveaux des signaux d'entrée doivent être suffisants pour que le mélangeur



travaille en saturation ; dans le cas contraire,  $K_{CP}$  est lié à l'amplitude des signaux et ses variations peuvent modifier la réponse du filtre de boucle.

Il permet la comparaison à des fréquences élevées avec un bruit de phase faible, mais sa mise en œuvre est délicate. Il ne permet notamment pas la comparaison de fréquence, le verrouillage initial de la boucle doit faire intervenir un autre système (forçage initial de la tension du VCO ou comparateur de fréquence). A l'heure actuelle, il n'est guère utilisé que dans les cas où un bruit de phase minimal est requis.

Il est typiquement du type double symétrique (« double balanced »), constitué d'un pont de diodes et de deux transformateurs. Certains mélangeurs sont optimisés pour l'usage en comparateur de phase (nommé « Phase Detector »), permettant une relation quasi-linéaire phase-tension sur pratiquement 360° et fournissant une tension de sortie élevée.

Les précautions d'emploi d'un mélangeur impliquent notamment l'adaptation d'impédance à la fréquence double (absorption de la puissance de sortie), et l'utilisation d'un même niveau d'entrée pour les deux signaux à comparer. En basse fréquence, l'impédance de charge doit rester élevée (typiquement 500 ohms) pour maximaliser la sensibilité.

Le mélangeur est typiquement suivi d'un intégrateur actif (haute impédance). La tension d'erreur (DC offset) propre du mélangeur dépend de la puissance d'entrée et de l'isolation entrée – sortie. Une tension d'erreur peut être ajoutée par l'éventuel décalage résiduel de l'entrée de l'intégrateur. Cette tension d'erreur limite in fine la précision sur la différence de phase entre les deux signaux d'entrée.

#### 4.1.4.2. MELANGEUR ECHANTILLONNEUR

Dans ce cas particulier du mélangeur analogique, le comparateur de phase permet de se passer du diviseur par N. Il agit en mélangeant le signal de sortie du VCO par les harmoniques de la référence. Après verrouillage (éventuellement obtenu par forçage externe de la tension de commande du VCO), la boucle fonctionne en comparant directement la phase du VCO avec l'harmonique N de la référence. Cette configuration est généralement utilisée pour une valeur N fixée, à laquelle le fonctionnement du mélangeur échantillonneur est optimisé.

Il peut également être réalisé par un échantillonneur-bloqueur, commandé par la fréquence de référence.

#### 4.1.4.3. COMPAREUR NUMERIQUE SIMPLE

Le comparateur peut être constitué d'une simple porte logique (ou exclusif), qui fournit par exemple +1 si la polarité des deux signaux est la même, et -1 dans le cas contraire. A l'équilibre, la sortie oscille à la fréquence  $f_{REF}$  entre -1 et +1. Il est comparable au mélangeur analogique, un dispositif de verrouillage annexe est nécessaire. Il nécessite des signaux d'horloge symétriques (ou rendus symétriques par division par 2), son principal défaut est son bruit important.

#### 4.1.4.4. COMPAREUR NUMERIQUE PHASE/FREQUENCE

Le comparateur de phase à 3 états est le plus commun. Il fonctionne par comparaison des fronts des deux horloges à comparer. Exemple de fonctionnement :

- Sa sortie vaut +1 depuis le front montant de l'horloge A jusqu'au premier des fronts montant de l'horloge B ou descendant de l'horloge A, puis passe en haute impédance.
- Sa sortie vaut -1 depuis le front montant de l'horloge B jusqu'au premier des fronts montant de l'horloge A ou descendant de l'horloge B, puis passe en haute impédance.

Ce mode de fonctionnement lui permet également de comparer les fréquences (par exemple la sortie reste plus souvent à 1 ou en haute impédance si la fréquence A est plus élevée que la fréquence B), permettant le verrouillage de la boucle sans système supplémentaire.

Pour éviter l'incertitude à l'équilibre (pics infiniment étroits à +1 ou -1 autour de la phase nulle, domaine nommé « dead zone »), le système est modifié en forçant une durée d'impulsion minimale sur les deux chaînes symétriques gérant les horloges A et B. En utilisant des générateurs de courant (fournissant +1 ou 0 pour la chaîne A, -1 ou 0 pour la chaîne B) que l'on somme, on obtient une réponse (moyenne) en courant qui reste linéaire aux faibles déphasages. Le réglage du courant nominal permet par ailleurs d'ajuster simplement le gain de boucle.

Le fonctionnement en trois états permet d'implémenter un intégrateur par simple ajout d'une capacité en sortie, ce qui permet de constituer un filtre de boucle par l'adjonction d'un simple filtre passe-bas passif.

De par sa structure différentielle, la logique ECL permet l'implémentation de comparateurs de phase basés sur le même principe mais fonctionnant en tension (différentielle), en autorisant des fréquences plus élevées. En contrepartie, l'intégrateur requis pour le filtre de boucle nécessite alors un filtre actif.

Les PFD travaillant à haute fréquence fournissent généralement une sortie différentielle et travaillent en courant (la somme des courants des deux sorties complémentaires est constante).

#### 4.1.4.5. MESURE NUMERIQUE DE PHASE PAR SUR-ECHANTILLONNAGE

##### 4.1.4.5.1.Principe

Cette mesure de phase est adaptée à la mesure de la phase différentielle de deux signaux de fréquence très supérieure à la bande passante de la boucle. Elle est typiquement implémentée dans un FPGA pour assurer l'asservissement d'une horloge locale (typiquement un VCXO) sur une référence externe de fréquence (précise et stable à long terme mais pouvant présenter une gigue haute fréquence importante).

Elle est basée sur deux registres à décalages effectuant l'acquisition:

- d'une réplique externe de l'horloge locale
- du signal de référence externe (horloge ou données synchrones)

L'horloge  $f_{CP}$  pilotant ces registres à décalage est d'une fréquence au moins 5 fois supérieure à celle des signaux à comparer, elle est typiquement générée par une PLL qui la dérive de la fréquence de référence.

On définit une fenêtre de mesure de durée  $T_m$ , répétée avec une période  $T_s$  : la mesure de phase peut ainsi être limitée à une certaine partie d'une trame de données, par exemple. La fréquence d'échantillonnage associée aux mesures est alors  $f_s = 1/T_s$ .

On suppose une fréquence de référence  $f_e$ , la fréquence d'échantillonnage  $f_{CP}$  est typiquement choisie telle que  $f_{CP} - K \cdot f_e = \pm \frac{T}{T_m}$ ,  $K$  et  $T$  entiers, et  $\frac{T}{T_m} \ll f_e$ . Ceci permet d'assurer que l'échantillonnage de l'entrée d'horloge (à  $f_e$ ) se fait à chaque fois avec une phase différente et que ces phases sont quasi-uniformément réparties dans  $0..360^\circ$ , afin d'éviter tout biais dans la mesure de la phase différentielle. Les registres à décalage permettent d'échantillonner et de grouper les deux entrées, typiquement par paquets de  $K$  bits, pour un traitement au rythme  $\frac{f_{CP}}{K}$ .

Le traitement consiste en un pré-filtrage médian permettant d'éliminer les fausses transitions, et d'un système de comptage donnant l'écart de temps  $m$  (en périodes  $f_{CP}$ ) entre les deux entrées, d'où l'on déduit une différence de phase grossière  $\delta\phi = 2\pi f_e \frac{m}{f_{CP}}$ , limitée à  $[0.. 2\pi [$ . Par simple moyennage (modulo  $2\pi$ ) de l'ensemble de ces mesures élémentaires dans une trame (par exemple de 512 à 1024 mesures pour une trame de 512 bits codée en Manchester), on obtient la mesure de phase différentielle  $\Delta\phi(n)$  à injecter dans le filtre de boucle de la PLL.

Par le décalage de fréquence  $\frac{T}{T_m}$ , la résolution de la mesure est portée de  ${}^0\Delta\phi_{CP} = 2\pi \frac{f_e}{f_{CP}}$  à

$\Delta\phi_{CP} = {}^0\Delta\phi_{CP} \frac{T}{f_e T_m} = 2\pi \frac{T}{f_{CP} T_m}$ . La gigue de phase de l'horloge  $f_{CP}$  (et/ou des horloges mesurées) devrait être

suffisamment élevée pour créer un bruit de mesure permettant d'augmenter encore la résolution par intégration, en décorrélant le bruit de quantification de la phase mesurée.

Par moyennage de la différence des  $\delta\phi$  successifs, on peut obtenir une estimation de la fréquence différentielle entre la référence externe et l'horloge locale, permettant de détecter un glissement de fréquence. Tant que cet écart de fréquence approche ou dépasse  $\frac{f_s}{2}$ , le signal injecté dans le filtre de boucle est forcé au minimum ou au

maximum selon le signe du dépassement (régime non linéaire, pendant le verrouillage de la boucle). En pratique, on peut aussi choisir  $f_s$  suffisamment élevé pour que des écarts supérieurs à  $\frac{f_s}{4}$  ne soient pas atteignables dans la plage de variation (limitée) du VCXO, afin d'éviter l'implémentation de la mesure de fréquence.

Cette méthode s'adapte à moindre coût aux cas où le signal de référence est un train de données (par exemple codé en Manchester pour effectuer au moins une mesure à chaque symbole).

Si le signal externe est un flux de données, on s'assurera par précaution de l'égalité du nombre de mesures effectuées à partir des fronts montant et descendant afin de compenser une éventuelle asymétrie dans les instants de commutation.

#### 4.1.4.5.2. Précision et bruit de mesure

La mesure consiste à mesurer directement la phase différentielle de deux signaux échantillonnés simultanément à environ  $K$  fois leur fréquence. Hors effets particuliers (métastabilité,...), la précision sur une mesure différentielle élémentaire est au mieux de  $\pm \frac{1}{2}$  échantillon. Le choix de la fréquence  $f_{CP}$  et le nombre important de mesures élémentaires dans une trame décorrèle l'erreur de mesure de la phase de l'oscillateur local, on considère que le bruit sur la mesure est blanc, uniformément distribué dans  $\left[-\frac{\pi}{K}; \frac{\pi}{K}\right]$ . Pour  $f_{CP}$  de l'ordre du GHz, par exemple, ce bruit représente une variation de  $\pm 0.5$  ns, ce qui est normalement supérieur aux variations dues au bruit électronique sur les signaux échantillonnés ou à la gigue sur l'horloge  $f_{CP}$ . On considère donc en première approximation que la variance associée à une mesure élémentaire vaut :

$$\frac{K}{2\pi} \int_{-\frac{\pi}{K}}^{\frac{\pi}{K}} x^2 dx = \frac{1}{3} \left( \frac{\pi}{K} \right)^2$$

Avec  $N_m$  mesures élémentaires moyennées dans une trame, le bruit associé à une mesure  $\Delta\phi(n)$  est blanc, gaussien, d'écart-type  $\frac{\pi}{K\sqrt{3N_m}}$ . Avec typiquement  $N_m = 512$  et  $K = 8$ , ce bruit vaut environ  $0.5^\circ$  rms. Soit,

ramené en bruit de phase par normalisation à  $2\pi$  et par Hertz, un bruit de mesure (blanc) de densité spectrale:  $\Delta\phi(\text{dBc/Hz}) = -10 \cdot \log_{10} (12K^2 N_m f_s)$  dans le domaine échantillonné à  $f_s = 1/T_s$ .

Soit encore, avec au mieux  $N = f_0/f_s$  (une transition par période):  $\Delta\phi(\text{dBc/Hz}) = -10 \cdot \log_{10} (12K^2 f_0)$

Exemple :  $N_m f_s = f_0/3$ ,  $f_0 = 125$  MHz et  $K = 10$  :  $\Delta\phi(\text{dBc/Hz}) = -107$  dB<sub>C</sub>/Hz

Cette valeur est compatible avec l'utilisation dans une PLL asservissant un OCXO de très bas bruit de phase avec une bande passante de l'ordre de 10 Hertz (bruit de phase propre d'un OCXO de 125 MHz à bas bruit : environ -90 dBc à 10 Hz).

Si l'OCXO de 125 MHz de référence est lui-même asservi sur un OCXO à très bas bruit de phase de 10 MHz, par exemple, la bande passante de la boucle doit être augmentée à quelques centaines de Hertz pour atteindre un point à -140 dBc/Hz environ : ce comparateur de phase est alors inadapté, sauf à admettre une dégradation du bruit de phase très basse fréquence.

Une amélioration possible consiste à mettre en place plusieurs comparateurs du même type avec des horloges d'échantillonnages déphasées, permettant d'améliorer la précision d'une mesure élémentaire (augmentation artificielle de K). Avec 8 comparateurs à horloges déphasées de  $45^\circ$ , par exemple, le gain serait de 18 dB. Cependant, le bruit électronique apporté par la transmission des signaux d'horloges et la gigue de l'horloge d'échantillonnage peuvent devenir prédominants, limitant la valeur utile maximale de K. On utilisera des circuits aussi rapides que possible, maximalisant le temps de montée et permettant de limiter cette dégradation.

Ce type de comparateur est essentiellement adapté à la synchronisation d'OCXO de très bas bruit de phase par une PLL de très faible bande passante, avec un sur-échantillonnage typique à 1 GHz.

#### 4.1.4.6. BRUIT DE PHASE

Le comparateur de phase est placé après les chaînes de diviseurs, il est soumis à la contrainte maximale du bruit de phase dans la bande passante de la PLL.

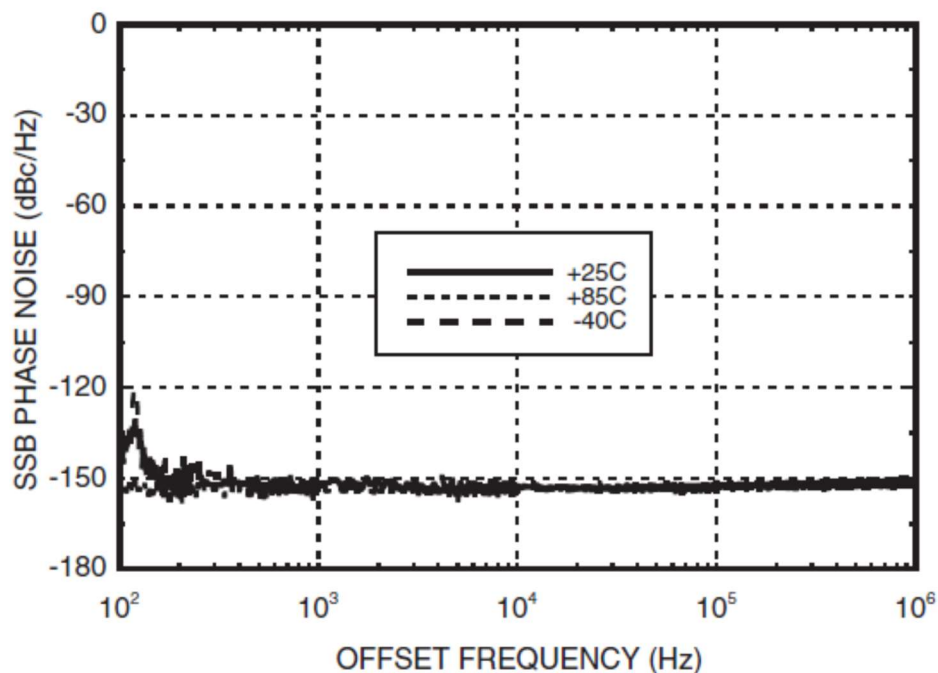
Le bruit de phase d'un comparateur de phase numérique est blanc en première approximation, mais le bruit électronique ramené à sa sortie (analogique) fait remonter le bruit aux très basses fréquences (termes en  $1/f$ ,  $1/f^2, \dots$ ).

Les comparateurs phase/fréquence actifs actuels (différentiels) permettent d'atteindre des bruits de phase de l'ordre de  $-150$  dBc/Hz à partir de  $1$  kHz, pour des fréquences de comparaison de  $100$  MHz et au-delà.

#### Exemple de comparateur de phase du commerce :

Hittite HMC439SQ16G : HBT Phase/Frequency Detector 10..1300 MHz

Bruit de phase en sortie :  $-150$  dBc/Hz à partir de  $1$  kHz pour une fréquence de comparaison de  $100$  MHz



## 4.1.5. FILTRES DE BOUCLE

Dans le cadre analogique, les filtres de boucle utilisés sont essentiellement des filtres passe-bas du premier ou du second ordre, dont l'étude exhaustive a été menée dans la théorie des asservissements.

Les filtres numériques sont souvent transposés depuis leur équivalent analogique, et fonctionnent en l'état dans le cas où la fréquence d'échantillonnage est très grande devant la fréquence de coupure du filtre. Dans le cas contraire, une étude plus poussée et une optimisation sont nécessaires, à partir d'un modèle de la PLL intégrant tous les éléments (notamment les différents retards de traitement).

L'ordre de la PLL (de l'asservissement de phase) est celui du filtre de boucle, augmenté de 1 pour tenir compte de l'intégrateur (terme en 1/s) déjà constitué par le VCO.

Avec un filtre limité à l'ordre 2, on utilise la théorie des asservissements PID (Proportional, Integral, Derivative) qui couvre les asservissements d'ordre 1, 2 et 3. Avec un filtre du premier ordre on obtient un asservissement dit PI, un filtre du second ordre donne un asservissement PID.

### 4.1.5.1. PLL DU SECOND ORDRE

Une PLL du second ordre utilise un filtre passe-bas du premier ordre, qui est l'ordre minimal pour assurer le fonctionnement suite à un saut de fréquence, qui correspond à une variation temporelle linéaire de la phase de référence ( $\varphi_{ref}(t) = \alpha t + \varphi_0$ ), qu'un asservissement du premier ordre ne peut compenser.

Le filtre d'une PLL du second ordre présente donc une fonction de transfert qui est typiquement de la forme :

$$H(s) = \frac{1 + \tau_2 s}{\tau_1 s} \text{ (filtre actif) ou } H(s) = \frac{1 + \tau_2 s}{1 + \tau_1 s} \text{ (filtre passif).}$$

La fonction de transfert en boucle ouverte (intégrant la fonction de transfert du filtre, les gains de boucle et du VCO) est :

$$W(s) = H(s) \cdot \frac{K}{s} \cdot K_{VCO} \cdot \frac{f_0}{N} = K \cdot K_{VCO} \cdot \frac{f_0}{N} \frac{1 + \tau_2 s}{\tau_1 s^2} \text{ pour le filtre actif}$$

$$\text{ou } W(s) = K \cdot K_{VCO} \cdot \frac{f_0}{N} \frac{1 + \tau_2 s}{s + \tau_1 s^2} \text{ pour le filtre passif}$$

En définissant le gain global par  $K_g = K \cdot K_{VCO} \cdot \frac{f_0}{N}$ , on a :

la fonction de transfert en boucle fermée est :

$$G(s) = \frac{W(s)}{1 + W(s)} = \frac{1 + \tau_2 s}{\frac{\tau_1}{K_g} s^2 + \tau_2 s + 1} \text{ pour le filtre actif}$$

$$\text{ou } G(s) = \frac{W(s)}{1 + W(s)} = \frac{1 + \tau_2 s}{\frac{\tau_1}{K_g} s^2 + \left( \tau_2 + \frac{1}{K_g} \right) s + 1} \text{ pour le filtre passif}$$

En posant  $\omega_n = \sqrt{\frac{K_g}{\tau_1}}$ , et :

$$\zeta = \frac{\tau_2}{2} \omega_n = \frac{\tau_2}{2} \sqrt{\frac{K_g}{\tau_1}} \text{ pour le filtre actif,}$$

$$\zeta = \frac{\tau_2 + \frac{1}{K_g}}{2} \omega_n = \frac{1 + K_g \tau_2}{2\sqrt{\tau_1 K_g}} \text{ pour le filtre passif,}$$

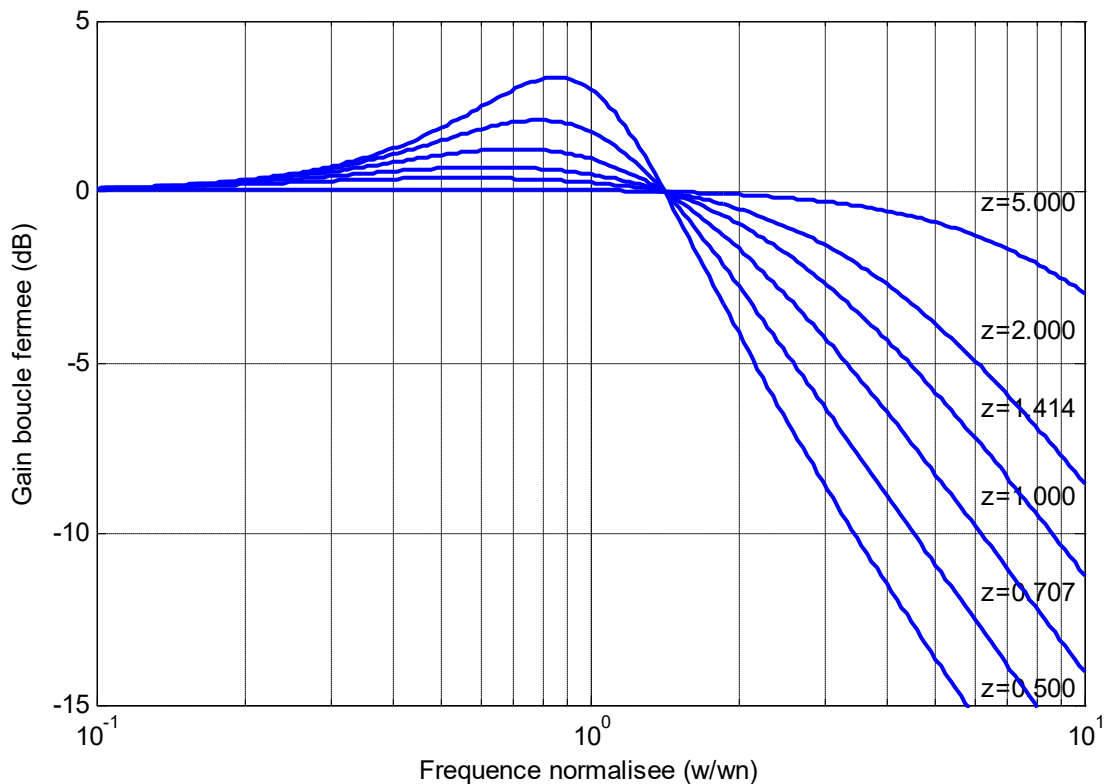
On se ramène à l'équation décrivant la fonction de transfert en boucle fermée des asservissements du second ordre :

$$G(s) = \frac{1 + 2\zeta \frac{s}{\omega_n}}{\frac{s^2}{\omega_n^2} + 2\zeta \frac{s}{\omega_n} + 1}$$

Après normalisation en fréquence (choix de la bande passante), la PLL est alors caractérisée par le seul paramètre réel  $\zeta$  (facteur d'amortissement).

On remonte ensuite aux paramètres  $\tau_1$  et  $\tau_2$  qui permettent de déterminer la valeur des composants du filtre, en fonction de la structure choisie.

La courbe suivante donne la fonction de transfert en boucle fermée pour différentes valeurs de  $\zeta$  :



**Figure 7 - PLL simple : fonction de transfert**

Les faibles valeurs engendrent une remontée de bruit marquée autour de la fréquence caractéristique, mais la PLL réagit plus vite à un changement de la fréquence de référence (régime sur-critique, verrouillage plus rapide). Les fortes valeurs permettent de minimiser le bruit de phase mais nécessitent des temps de verrouillage élevés (régime sous-critique). Pour un synthétiseur, un compromis typique est  $\zeta = \frac{1}{\sqrt{2}}$ , régime légèrement sur-critique et donnant une fonction de transfert de type Butterworth. La fréquence de coupure à 0 dB (le point fixe des courbes précédentes) est  $\frac{\omega_n}{\pi\sqrt{2}}$ .

#### 4.1.5.2. PLL DU TROISIEME ORDRE

Une PLL du troisième ordre est nécessaire pour compenser un terme de phase quadratique ( $\varphi_{ref}(t) = \alpha t^2 + \beta t + \varphi_0$ ), équivalent à une variation linéaire de fréquence (compenser un effet Doppler par exemple).

Dans le cas d'une PLL utilisée pour générer une fréquence fixe, le filtre du second ordre (ou plus) peut aussi simplement être utilisé pour améliorer le bruit de phase en optimisant la rejection du bruit interne de la boucle, ou encore la fuite de l'horloge de référence.

L'étude d'un filtre d'ordre deux ou plus est compliquée par l'exigence de stabilité de la boucle. L'ajustement d'un filtre d'ordre élevé peut être délicat, l'utilisation d'un filtre numérique présente l'avantage dans ce cas de permettre une reproductibilité (absence de réglage) et une stabilité (temps, température) inaccessibles avec un filtre analogique.

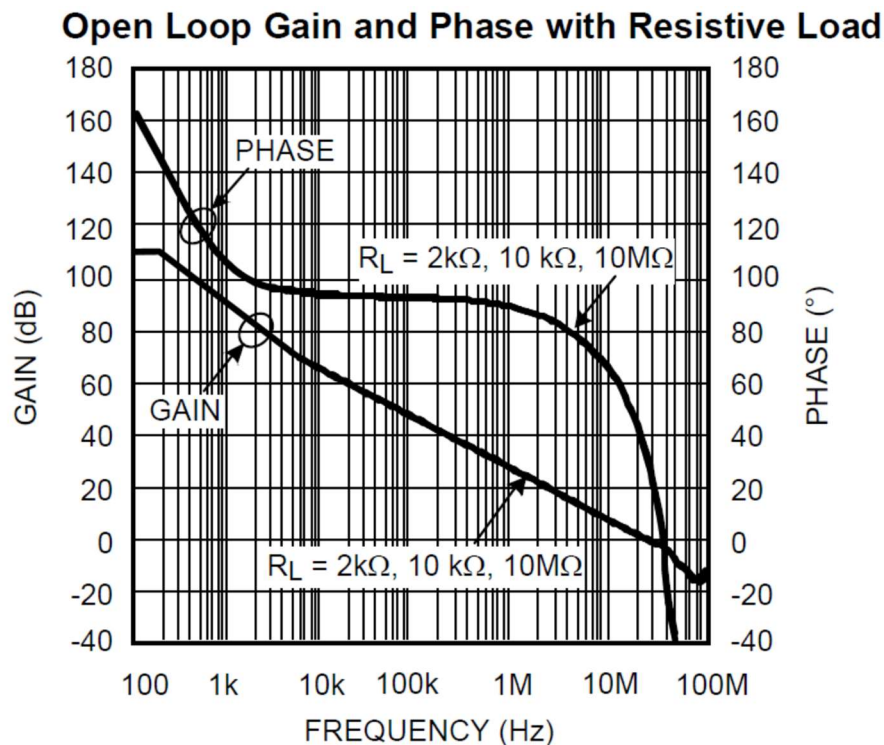
### 4.1.5.3. MODELISATION D'ELEMENTS ANALOGIQUES

#### 4.1.5.3.1. Modélisation d'un filtre actif

##### 4.1.5.3.1.1. Modélisation du filtre actif dans le cas général

L'amplificateur constituant le filtre doit idéalement posséder un bruit d'entrée faible et une bande passante notablement plus élevée que la bande passante de la boucle. Si sa bande passante propre est trop faible, le déphasage induit aux hautes fréquences doit être pris en compte pour évaluer la stabilité de la boucle.

En première approximation, la réponse en fréquence d'un amplificateur opérationnel est assimilable à celle d'un intégrateur. La figure ci-dessous donne cette réponse pour le LM6211 (Texas Instruments, montage inverseur). Dans cet exemple, le circuit peut être considéré comme un intégrateur dans la bande 10 kHz .. 1 MHz, avec une phase quasi constante de 90° (à 5° près environ).



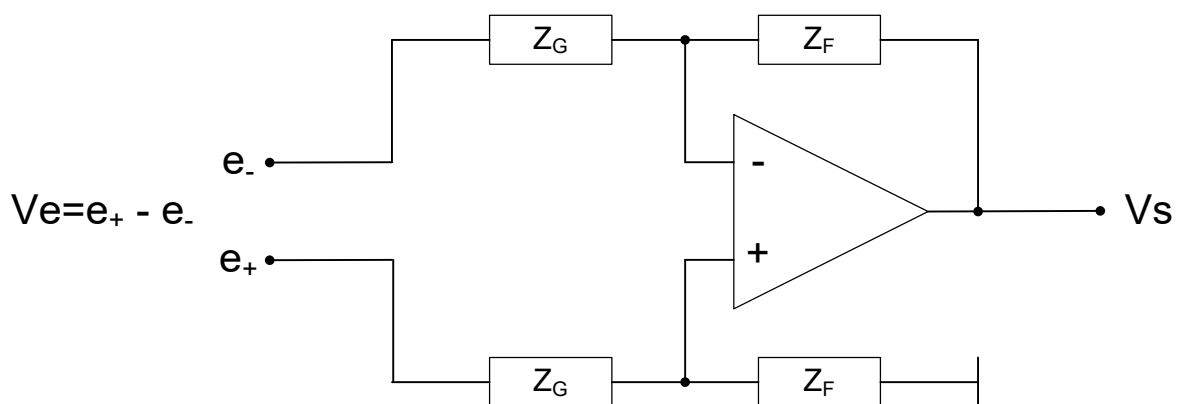
Hors la limitation de gain aux basses fréquences (environ 200 Hz dans l'exemple) et avant l'introduction d'un troisième pôle aux hautes fréquences (environ 40 MHz dans l'exemple), la fonction de transfert de l'amplificateur peut se modéliser selon :

$$H_A(s) \approx \frac{A_{\max}}{1 + \frac{s}{2\pi f_L}} \frac{1}{1 + \frac{s}{2\pi f_H}} \sqrt{2} \sqrt{1 + \left(\frac{f_H}{f_L}\right)^2}$$

Où  $f_H$  est la bande passante propre de l'amplificateur (point de gain unité, environ 25 MHz dans l'exemple) et  $f_L$  la fréquence de coupure (environ 200 Hz dans l'exemple) pour le gain maximal  $A_{\max}$ .

La bande passante de l'amplificateur doit être suffisamment grande devant la bande passante de la boucle, son déphasage (retard) ne pouvant être compensé à l'approche de sa fréquence de coupure. Les marges de gain/phase se réduisent avec l'extension de la bande passante de la boucle ; l'amplificateur en exemple est utilisable jusqu'à 10 MHz environ, hors retards annexes. D'autres limitations de l'amplificateur réel sont notamment le domaine de variation de la tension de mode commun et la différence maximale de tension entre ses entrées.

On calcule la fonction de transfert du montage suivant, où l'amplificateur est monté en différentiel :



En prenant en compte la limitation de bande passante de l'amplificateur, la fonction de transfert entrée-sortie du filtre est :

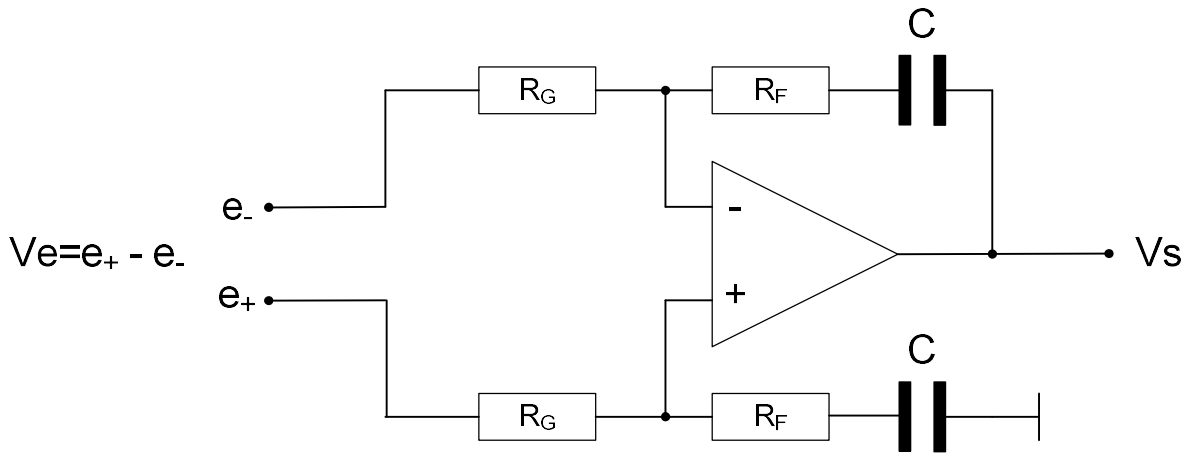
$$H_{AMP-}(s) = \frac{V_s}{V_e} = \frac{Z_F}{Z_G} \frac{H_A(s)}{H_A(s) + 1 + \frac{Z_F}{Z_G}}$$

L'impédance d'entrée (différentielle) est  $2Z_G$  pour  $|H_A(s)| \gg \left| \frac{Z_F}{Z_G} \right|$ .

#### 4.1.5.3.1.2. Modélisation du filtre actif intégrateur du premier ordre

Pour le cas d'un montage intégrateur typique (un seul pôle):



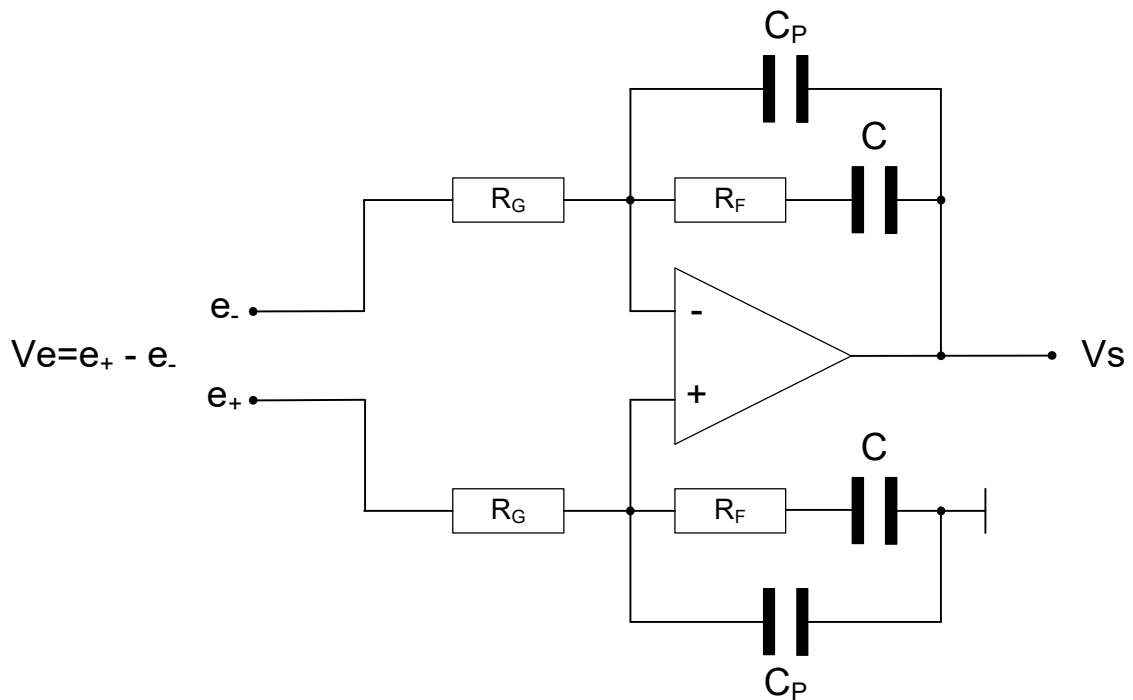


$$V_e = e_+ - e_-$$

On a :  $Z_F = \frac{1 + R_F C s}{C s}$  et  $Z_G = R_G$ , d'où  $\frac{Z_F}{Z_G} = \frac{1 + R_F C s}{R_G C s}$

#### 4.1.5.3.1.3. Modélisation du filtre actif intégrateur du second ordre

Pour le cas d'un montage intégrateur typique avec un pôle supplémentaire :



$$V_e = e_+ - e_-$$

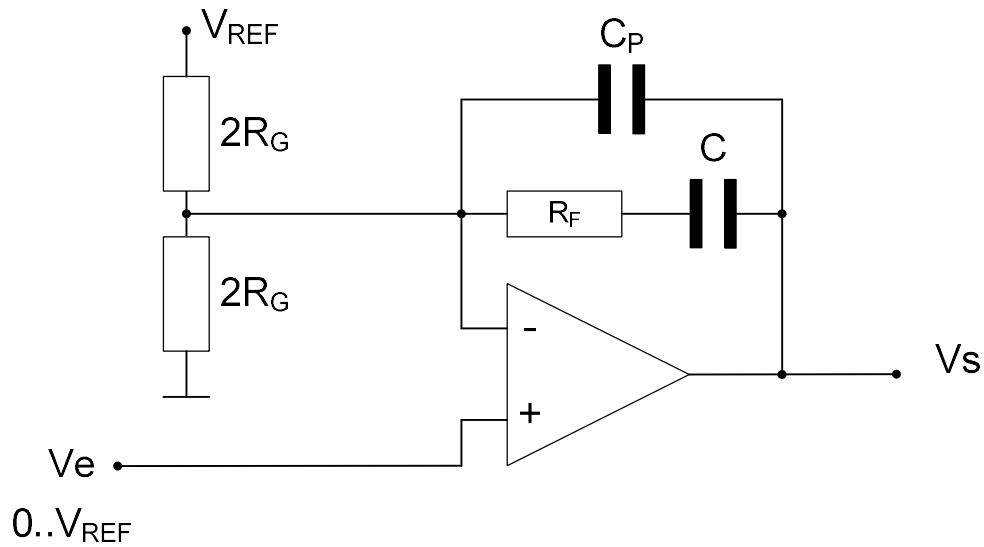
On a :  $Z_F = \frac{1}{C_P s + \frac{1}{\frac{1}{C s} + R_F}} = \frac{1}{C_P s + \frac{C s}{1 + R_F C s}} = \frac{1}{(C_P + C) s} \frac{1 + R_F C s}{1 + \frac{C C_P}{C + C_P} R_F s}$  et  $Z_G = R_G$

soit  $\frac{Z_F}{Z_G} = \frac{1}{R_G (C_P + C) s} \cdot \frac{1 + R_F C s}{1 + \frac{C C_P}{C + C_P} R_F s} = \frac{1 + R_F C s}{R_G C s} \cdot \frac{1}{1 + \frac{C_P}{C} + R_F C_P s}$

Avec l'ajout de l'intégrateur, la fonction de transfert en boucle ouverte de la boucle possède une phase initiale de 180°.

#### 4.1.5.3.1.4. Modélisation du filtre actif intégrateur asymétrique

Pour le cas d'un montage intégrateur opérant depuis une source asymétrique (par exemple un CNA à sortie dans  $0..V_{REF}$ ) :



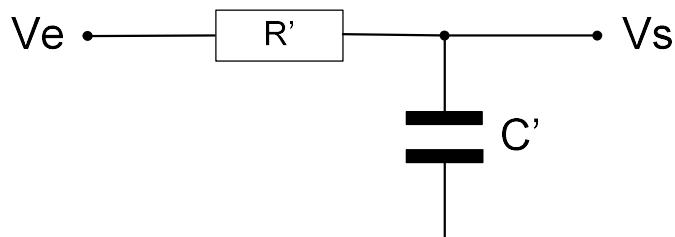
La fonction de transfert du filtre est ici :

$$H_{AMP+}(s) = \frac{V_S}{V_e - V_{REF}/2} = \left(1 + \frac{Z_F}{Z_G}\right) \frac{H_A(s)}{H_A(s) + 1 + \frac{Z_F}{Z_G}} = \left(1 + \frac{Z_G}{Z_F}\right) H_{AMP-}(s)$$

$$\text{Avec } \frac{Z_F}{Z_G} = \frac{1 + R_F C_S}{R_G C_S} \cdot \frac{1}{1 + \frac{C_P}{C} + R_F C_P S} \text{ et } H_{AMP-}(s) = \frac{Z_F}{Z_G} \frac{H_A(s)}{H_A(s) + 1 + \frac{Z_F}{Z_G}}$$

#### 4.1.5.3.2. Modélisation d'un pôle RC

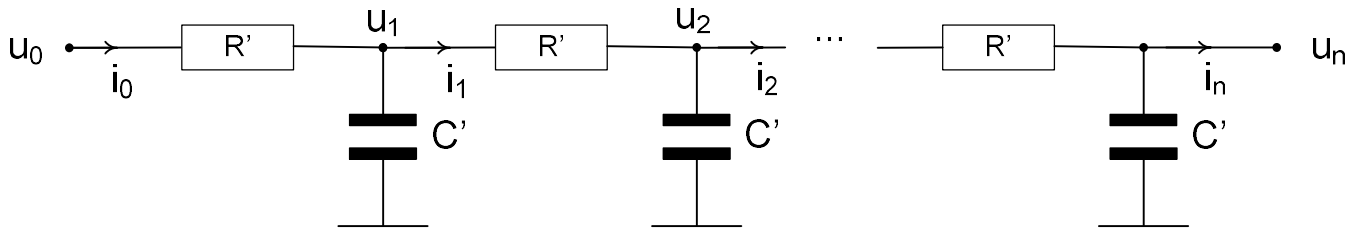
Pour le cas d'une cellule passe-bas RC placée à la suite de l'amplificateur :



$$\text{On a : } \frac{V_S}{V_e} = \frac{1}{1 + R' C' s}$$

#### 4.1.5.3.3. Modélisation d'une cascade de pôles RC

Pour le cas de multiples cellules passe-bas RC identiques placée à la suite de l'amplificateur :



On a : 
$$\begin{pmatrix} u_{k+1} \\ i_{k+1} \end{pmatrix} = \begin{pmatrix} 1 & -R' \\ -C's & 1+R'C's \end{pmatrix} \begin{pmatrix} u_k \\ i_k \end{pmatrix}, \text{ soit : } \begin{pmatrix} u_n \\ i_n \end{pmatrix} = \begin{pmatrix} 1 & -R' \\ -C's & 1+R'C's \end{pmatrix}^n \begin{pmatrix} u_0 \\ i_0 \end{pmatrix}$$

En posant  $M(s)^k = \begin{pmatrix} a_k(s) & b_k(s) \\ c_k(s) & d_k(s) \end{pmatrix}$ ,  $M(s) = \begin{pmatrix} 1 & -R' \\ -C's & 1+R'C's \end{pmatrix}$  et avec  $i_n = 0$ ,

On a  $u_n(s) = \frac{a_n(s)d_n(s) - b_n(s)c_n(s)}{d_n(s)} u_0(s)$  soit, comme  $\det(M(s)^k) = \det(M(s))^k = 1$  :

$$H_n(s) = \frac{u_n(s)}{u_0(s)} = \frac{1}{d_n(s)}$$

En posant  $x = R'C's$ , on a :

$$M(x) = \begin{pmatrix} 1 & -R' \\ -\frac{x}{R'} & 1+x \end{pmatrix}$$

d'où :

$$\begin{cases} a_{n+1} = a_n - R'c_n \\ b_{n+1} = b_n - R'd_n \\ c_{n+1} = -\frac{x}{R'}a_n + (1+x)c_n \\ d_{n+1} = -\frac{x}{R'}b_n + (1+x)d_n \end{cases}$$

En posant  $P_{n+1}(x) = P_n(x) + x \sum_{k=0}^n P_k(x)$  avec  $P_0(x) = 1$ , on a :

$$\begin{cases} a_{n+1} = P_n(x) \\ b_{n+1} = -R' \sum_{k=0}^n P_k(x) \\ c_{n+1} = -\frac{x}{R'} \sum_{k=0}^n P_k(x) \\ d_{n+1} = P_{n+1}(x) \end{cases}$$

On vérifie :

$$\left\{ \begin{array}{l} a_{n+1} = a_n - R'c_n = P_{n-1}(x) + x \sum_{k=0}^{n-1} P_k(x) \\ b_{n+1} = b_n - R'd_n = -R' \sum_{k=0}^{n-1} P_k(x) - R'P_n(x) = -R' \sum_{k=0}^n P_k(x) \\ c_{n+1} = -\frac{x}{R'}a_n + (1+x)c_n = -\frac{x}{R'}P_{n-1}(x) - (1+x)\frac{x}{R'} \sum_{k=0}^{n-1} P_k(x) = -\frac{x}{R'} \left( P_{n-1}(x) + (1+x) \sum_{k=0}^{n-1} P_k(x) \right) \\ d_{n+1} = -\frac{x}{R'}b_n + (1+x)d_n = x \sum_{k=0}^{n-1} P_k(x) + (1+x)P_n(x) \end{array} \right.$$

Soit :

$$\left\{ \begin{array}{l} a_{n+1} = P_n(x) \\ b_{n+1} = -R' \sum_{k=0}^n P_k(x) \\ c_{n+1} = -\frac{x}{R'} \left( P_{n-1}(x) + x \sum_{k=0}^{n-1} P_k(x) + \sum_{k=0}^{n-1} P_k(x) \right) = -\frac{x}{R'} \left( P_n(x) + \sum_{k=0}^{n-1} P_k(x) \right) = -\frac{x}{R'} \sum_{k=0}^n P_k(x) \\ d_{n+1} = P_{n+1}(x) \end{array} \right.$$

D'où finalement :  $H_n(s) = \frac{1}{d_n(s)} = \frac{1}{P_n(R'C's)}$  avec  $P_{n+1}(x) = P_n(x) + x \sum_{k=0}^n P_k(x)$  et  $P_0(x) = 1$

Par construction, tous les zéros de  $P_n(x)$  ( $n > 0$ ) sont réels (cascade de cellules RC).

On a notamment :

$$P_1(x) = 1 + x$$

$$P_2(x) = 1 + 3x + x^2$$

$$P_3(x) = 1 + 6x + 5x^2 + x^3$$

$$P_4(x) = 1 + 10x + 15x^2 + 7x^3 + x^4 = (1+x)(1+9x+6x^2+x^3)$$

Soit :

$$H_1(s) = \frac{1}{1 + R'C's}$$

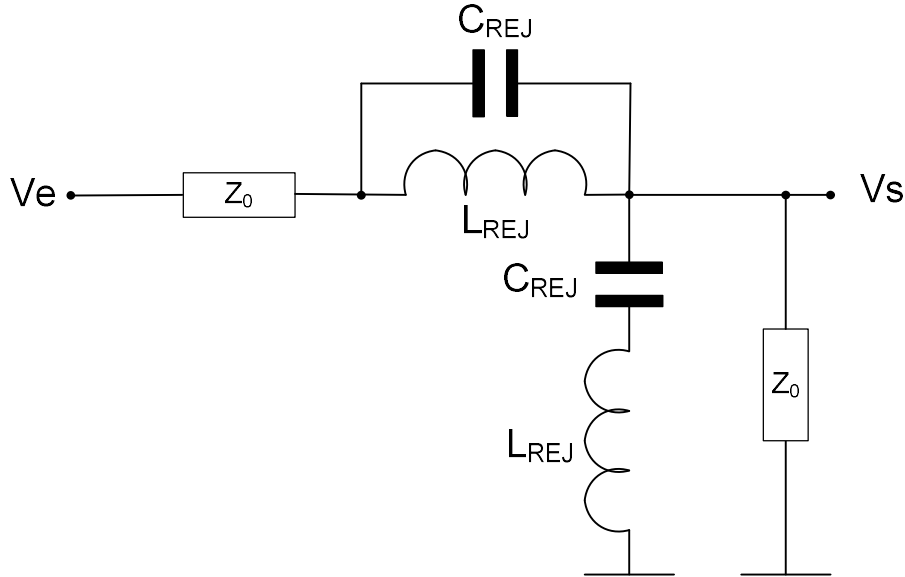
$$H_2(s) = \frac{1}{1 + 3R'C's + (R'C's)^2} \approx \frac{1}{(R'C's + 2.618)(R'C's + 0.382)}$$

$$H_3(s) = \frac{1}{1 + 6R'C's + 5(R'C's)^2 + (R'C's)^3} \approx \frac{1}{(0.3080R'C's + 1)(0.6431R'C's + 1)(5.048R'C's + 1)}$$

...

#### 4.1.5.3.4. Modélisation d'une cellule de réjection

On considère la cellule de réjection suivante :



Elle est destinée à réjecter une fréquence  $f_{REJ}$  élevée devant la bande passante en boucle ouverte (0 dB) de la PLL. On la suppose insérée dans une ligne d'impédance  $Z_0$ .

On suppose de plus que l'on a  $\sqrt{L_{REJ}C_{REJ}} = \frac{1}{2\pi f_{REJ}}$  et  $\sqrt{\frac{L_{REJ}}{C_{REJ}}} = Z_0$ , soit encore :

$$L_{REJ} = \frac{Z_0}{2\pi f_{REJ}} \text{ et } C_{REJ} = \frac{1}{2\pi f_{REJ} Z_0}.$$

L'ajout de la cellule introduit la fonction de transfert :

$$H_{REJ}(s) = 2 \frac{Z_S(s) // Z_0}{Z_0 + Z_P(s) + Z_S(s) // Z_0} = 2 \frac{Z_S(s) Z_0}{Z_0^2 + 2Z_S(s) Z_0 + Z_P(s) Z_0 + Z_S(s) Z_P(s)}$$

$$\text{avec } Z_P(s) = \frac{Ls}{1 + \frac{s^2}{\omega_{REJ}^2}} = Z_0 \frac{\frac{s}{\omega_{REJ}}}{1 + \frac{s^2}{\omega_{REJ}^2}} \text{ et } Z_S(s) = \frac{1 + \frac{s^2}{\omega_{REJ}^2}}{Cs} = Z_0 \frac{1 + \frac{s^2}{\omega_{REJ}^2}}{\frac{s}{\omega_{REJ}}} \text{ et } \omega_{REJ} = 2\pi f_{REJ}$$

$$\text{La fonction de transfert de la cellule s'écrit encore : } H_{REJ}(s) = \frac{\left(1 + \frac{s^2}{\omega_{REJ}^2}\right)^2}{1 + \frac{s}{\omega_{REJ}} + \frac{5}{2} \frac{s^2}{\omega_{REJ}^2} + \frac{s^3}{\omega_{REJ}^3} + \frac{s^4}{\omega_{REJ}^4}}$$

Pour les fréquences faibles devant  $f_{REJ}$  (notamment dans la bande passante de la boucle par hypothèse), la fonction de transfert de la cellule est équivalente à celle d'un filtre passe-bas du premier ordre de fréquence de coupure  $f_{REJ}$ .

L'impédance d'entrée de la cellule est :  $Z_{in}(s) = Z_P(s) + Z_S(s) // Z_0$

$$\text{Soit } Z_{in}(s) = Z_0 \left( \frac{\frac{s}{\omega_{REJ}} + \frac{1 + \frac{s^2}{\omega_{REJ}^2}}{\omega_{REJ}^2}}{1 + \frac{s^2}{\omega_{REJ}^2}} \right) = Z_0 \left( \frac{1 + \frac{s}{\omega_{REJ}} + 3 \frac{s^2}{\omega_{REJ}^2} + \frac{s^3}{\omega_{REJ}^3} + \frac{s^4}{\omega_{REJ}^4}}{1 + \frac{s}{\omega_{REJ}} + 2 \frac{s^2}{\omega_{REJ}^2} + \frac{s^3}{\omega_{REJ}^3} + \frac{s^4}{\omega_{REJ}^4}} \right)$$

Pour les fréquences faibles devant  $f_{REJ}$  (notamment dans la bande passante de la boucle par hypothèse), ou fortes devant  $f_{REJ}$ , l'impédance d'entrée de la cellule est proche de  $Z_0$ .

L'impédance de sortie de la cellule est :  $Z_{out}(s) = (Z_p(s) + Z_0) // Z_s(s)$

$$\text{Soit } Z_{out}(s) = Z_0 \frac{1 + \frac{s}{\omega_{REJ}} + \frac{s^2}{\omega_{REJ}^2}}{\frac{s^2}{\omega_{REJ}^2} + 1 + \frac{s}{\omega_{REJ}} + \frac{s^2}{\omega_{REJ}^2}} = Z_0 \frac{\left(1 + \frac{s^2}{\omega_{REJ}^2}\right) \left(1 + \frac{s}{\omega_{REJ}} + \frac{s^2}{\omega_{REJ}^2}\right)}{\frac{s^2}{\omega_{REJ}^2} + \left(1 + \frac{s^2}{\omega_{REJ}^2}\right) \left(1 + \frac{s}{\omega_{REJ}} + \frac{s^2}{\omega_{REJ}^2}\right)}$$

$$\text{Soit encore } Z_{out}(s) = Z_0 \frac{1 + \frac{s}{\omega_{REJ}} + 2 \frac{s^2}{\omega_{REJ}^2} + \frac{s^3}{\omega_{REJ}^3} + \frac{s^4}{\omega_{REJ}^4}}{1 + \frac{s}{\omega_{REJ}} + 3 \frac{s^2}{\omega_{REJ}^2} + \frac{s^3}{\omega_{REJ}^3} + \frac{s^4}{\omega_{REJ}^4}}$$

Pour les fréquences faibles devant  $f_{REJ}$  (notamment dans la bande passante de la boucle par hypothèse), ou fortes devant  $f_{REJ}$ , l'impédance de sortie de la cellule est proche de  $Z_0$ .

La conservation de l'impédance caractéristique aux basses et hautes fréquences autorise la mise en cascade de plusieurs cellules de réjection en les supposant indépendantes en première approximation (simplifiant la modélisation), et avec une faible perturbation de la fonction de transfert du filtre de boucle dans la bande utile. Pour rejeter les harmoniques de  $f_{REJ}$ , la valeur des inductances et capacités pour ces cellules est alors simplement celle de la cellule à  $f_{REJ}$ , divisée par le numéro de l'harmonique. On a en particulier :  ${}^n H_{REJ}(s) = {}^1 H_{REJ}(s/n) = H_{REJ}(s/n)$ .

Aux alentours de  $f_{REJ}$ , la fonction de transfert est de la forme :  $H_{REJ}(s = j\omega_{REJ}(1 + \varepsilon)) \approx -8\varepsilon^2$ .

Avec une incertitude relative sur la valeur des composants (dispersion, température,...) de  $\sigma$ , l'incertitude sur la fréquence de résonance d'une cellule est également de l'ordre de  $\sigma$ . La transmission maximale à  $f_{REJ}$  s'écrit alors  $\left| \max H_{REJ}(j\omega_{REJ}) \right| \approx 8\sigma^2$ ; alternativement, l'atténuation minimale apportée à  $f_{REJ}$  est :

$$Att_{\min}(dB) \approx -18 - 40 \cdot \log_{10}(\sigma).$$

Pour une incertitude standard  $\sigma = 5\%$ , l'atténuation minimale de la cellule est de 34 dB. Elle passe à 50 dB avec des composants à 2%.

On peut également utiliser des composants ajustables et effectuer un réglage manuel en usine. Dans le cadre d'une fabrication à coût minimal, on préférera probablement utiliser deux cellules en cascade si l'atténuation est insuffisante.

La résistance résiduelle due à l'imperfection des composants (résistance série des inductances notamment), est ici supposée négligeable. En introduisant le facteur de qualité des composants ( $Q_L$  et  $Q_C$ ), on limite la réjection

maximale atteignable grossièrement à  $40 \cdot \log_{10} \left( \frac{Q_L Q_C}{Q_L + Q_C} \right)$ . Le facteur de qualité des inductances miniatures est

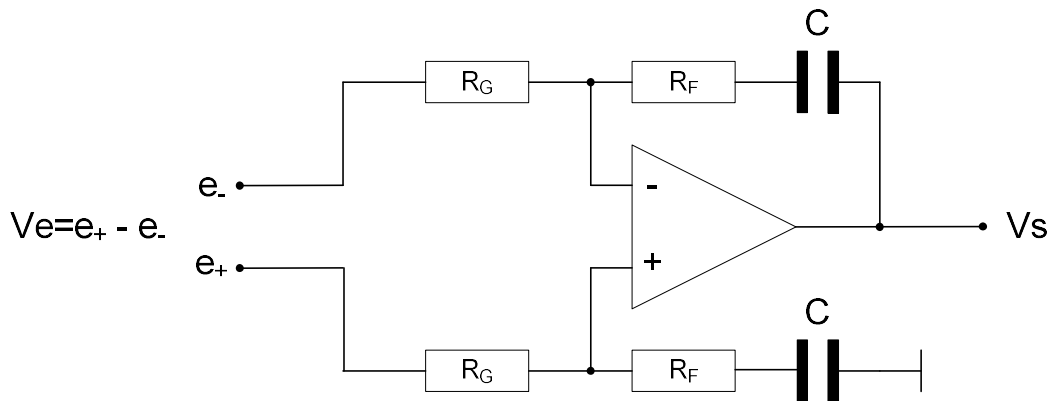
notablement plus faible que celui des capacités ; pour un  $Q_L$  typique de l'ordre de 40..50 (inductances miniatures ferrite), on arrive à une atténuation maximale de l'ordre de 65 dB, compatible avec des composants à incertitude de 2%.

La cellule ne comportant pas d'éléments résistifs significatifs (résistances résiduelles très faibles devant  $Z_0$ ), elle est supposée ne pas générer de bruit.

#### 4.1.5.4. MODELE DE BRUIT POUR LES ELEMENTS ANALOGIQUES

##### 4.1.5.4.1. Modélisation du bruit du filtre actif intégrateur du premier ordre

Pour le cas d'un montage intégrateur typique (hors pôles supplémentaires en aval):



Si on travaille en basse impédance, le bruit est essentiellement constitué en pratique du bruit en tension en entrée de l'amplificateur.

On note  $H_{AMP-}(s) \approx \frac{Z_F}{Z_G} = \frac{1 + R_F Cs}{R_G Cs}$  la fonction de transfert du filtre.

On note  $H_{AMP+}(s) \approx 1 + H_{AMP-}(s) \approx 1 + \frac{1 + R_F Cs}{R_G Cs} = \frac{1 + (R_F + R_G) Cs}{R_G Cs}$  le gain de bruit sur l'entrée positive.

Avec les valeurs efficaces des densités spectrales de bruit de l'amplificateur:

$e_n$  tension efficace en entrée

$i_{n+}$  courant efficace sur l'entrée « + »

$i_{n-}$  courant efficace sur l'entrée « - »

Et en considérant le bruit en sortie :

- Bruits calculés sur l'entrée positive de l'amplificateur :

o Thermique sur  $R_F$  et  $R_G$  :

$$4kT |H_{AMP+}(s)|^2 \left( R_G \left| \frac{Z_F}{Z_G + Z_F} \right|^2 + R_F \left| \frac{Z_G}{Z_G + Z_F} \right|^2 \right) = 4kT |H_{AMP+}(s)|^2 \frac{R_F |R_G Cs|^2 + R_G |1 + R_F Cs|^2}{|1 + (R_G + R_F) Cs|^2}$$

$$\text{Soit environ } 4kT \left( R_F + R_G |H_{AMP-}(s)|^2 \right)$$

- Tension en entrée de l'amplificateur :  $e_n^2 |H_{AMP+}(s)|^2$
- Courant sur entrée positive de l'amplificateur :  

$$i_{n+}^2 |Z_F // Z_G|^2 |H_{AMP+}(s)|^2 = i_{n+}^2 |Z_F|^2 \left| \frac{Z_G}{Z_F + Z_G} \right|^2 |H_{AMP+}(s)|^2$$
 Soit  $i_{n+}^2 R_G^2 |H_{AMP-}(s)|^2$

- Bruits calculés l'entrée négative de l'amplificateur :

- Thermique sur  $R_G$  :  $4kTR_G |H_{AMP-}(s)|^2$

- Bruits calculés sur sortie :

- Thermique sur  $R_F$  :  $4kTR_F$
- Courant sur entrée négative de l'amplificateur :  $i_{n-}^2 |Z_F|^2 = i_{n-}^2 R_G^2 |H_{AMP-}(s)|^2$

D'où le bruit total en sortie:

$$|u_s(s)|^2 = 8kT \left( R_F + R_G |H_{AMP-}(s)|^2 \right) + |H_{AMP+}(s)|^2 e_n^2 + R_G^2 |H_{AMP-}(s)|^2 (i_{n+}^2 + i_{n-}^2)$$

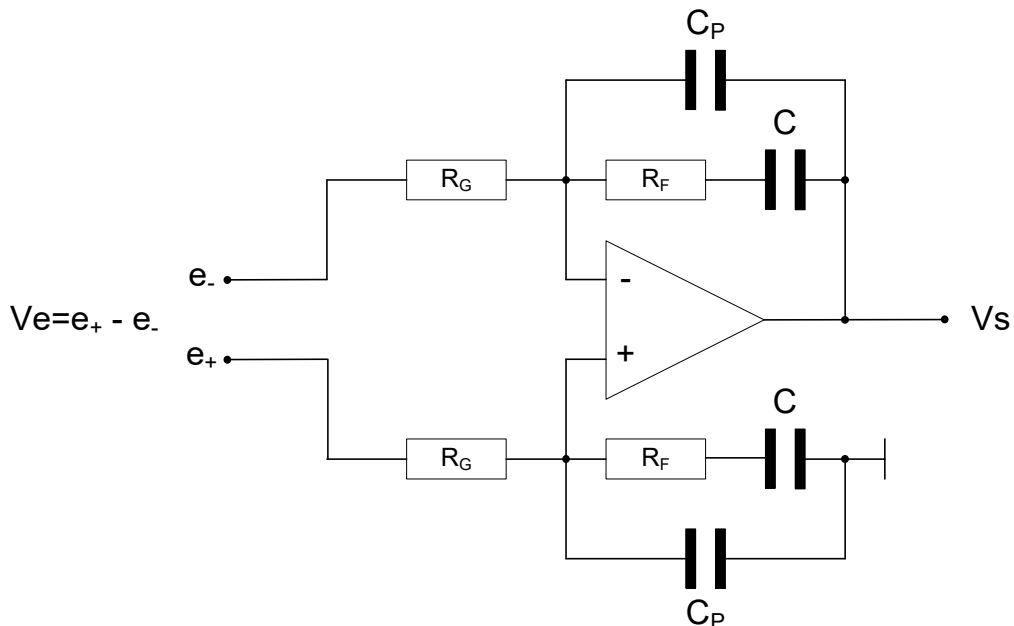
et le bruit total ramené en entrée (sur  $V_e$ ):

$$|u_e(s)|^2 = \frac{|u_s(s)|^2}{|H_{AMP-}(s)|^2} = 8kT \left( \frac{R_F}{|H_{AMP-}(s)|^2} + R_G \right) + \left| \frac{H_{AMP+}(s)+1}{H_{AMP-}(s)} \right|^2 e_n^2 + R_G^2 (i_{n+}^2 + i_{n-}^2)$$

Les valeurs des résistances sont choisies faibles pour limiter le bruit thermique.

#### 4.1.5.4.2. Modélisation du bruit du filtre actif intégrateur du second ordre

Pour le cas d'un montage intégrateur typique avec un pôle supplémentaire :





$$\text{On a : } Z_F = \frac{1+R_F C s}{C s} \cdot \frac{1}{1+\frac{C_P}{C}+R_F C_P s} \quad \text{et } Z_G = R_G$$

Si on travaille en basse impédance, le bruit est essentiellement constitué en pratique du bruit en tension en entrée de l'amplificateur.

$$\text{On note } H_{AMP-}(s) \approx \frac{Z_F}{Z_G} = \frac{1+R_F C s}{R_G C s} \cdot \frac{1}{1+\frac{C_P}{C}+R_F C_P s} \quad \text{la fonction de transfert du filtre.}$$

$$\text{On note } H_{AMP+}(s) \approx 1 + \frac{Z_F}{R_G} = 1 + \frac{1+R_F C s}{R_G C s} \cdot \frac{1}{1+\frac{C_P}{C}+R_F C_P s} = \frac{1+R_F C s + R_G s (C + C_P + R_F C C_P s)}{R_G s (C + C_P + R_F C C_P s)} \quad \text{le}$$

gain de bruit sur l'entrée positive.

Avec les valeurs efficaces des densités spectrales de bruit de l'amplificateur:

$e_n$  tension efficace en entrée

$i_{n+}$  courant efficace sur l'entrée « + »

$i_{n-}$  courant efficace sur l'entrée « - »

Et en considérant le bruit en sortie :

- Bruits calculés sur l'entrée positive de l'amplificateur :

o Thermique sur  $R_F$  et  $R_G$  :

$$\begin{aligned} & 4kT \left| H_{AMP+}(s) \right|^2 \left( R_G \left| \frac{Z_F}{R_G + Z_F} \right|^2 + R_F \left| \frac{R_G // Z_{Cp}}{R_G // Z_{Cp} + R_F + Z_C} \right|^2 \right) \\ &= 4kT \left| H_{AMP+}(s) \right|^2 \left( R_G \left| \frac{Z_F}{R_G + Z_F} \right|^2 + R_F \left| \frac{R_G}{1 + R_G C_P s} \frac{1}{\frac{R_G}{1 + R_G C_P s} + R_F + \frac{1}{C s}} \right|^2 \right) \\ &= 4kT \left| H_{AMP+}(s) \right|^2 \left( R_G \left| \frac{Z_F}{R_G + Z_F} \right|^2 + R_F \left| \frac{R_G C s}{R_G C s + (1 + R_G C_P s)(R_F C s + 1)} \right|^2 \right) \\ &= 4kT R_G \left| H_{AMP-}(s) \right|^2 + 4kT R_F \left| H_{AMP+}(s) \right|^2 \left| \frac{R_G C s}{R_G C s + (1 + R_G C_P s)(R_F C s + 1)} \right|^2 \\ \text{Soit } & 4kT R_G \left| H_{AMP-}(s) \right|^2 + 4kT R_F \left| \frac{1}{1 + \frac{C_P}{C} + R_F C_P s} \right|^2 \end{aligned}$$

o Tension d'entrée de l'amplificateur :  $e_n^2 \left| H_{AMP+}(s) \right|^2$

o Courant sur l'entrée positive de l'amplificateur :

$$i_{n+}^2 \left| Z_F // Z_G \right|^2 \left| H_{AMP+}(s) \right|^2 = i_{n+}^2 \left| Z_F \right|^2 \left| \frac{Z_G}{Z_F + Z_G} \right|^2 \left| H_{AMP+}(s) \right|^2$$

Soit  $i_{n+}^2 R_G^2 |H_{AMP-}(s)|^2$

- Bruits calculés sur l'entrée négative de l'amplificateur :

- o Thermique sur  $R_G$  :  $4kTR_G |H_{AMP-}(s)|^2$

- Bruits calculés sur sortie :

- o Thermique sur  $R_F$  :  $4kTR_F \left| \frac{Z_{Cp}}{Z_{Cp} + R_F + Z_C} \right|^2 = 4kTR_F \left| \frac{1}{1 + \frac{C_p}{C} + R_F C_p s} \right|^2$

- o Courant sur l'entrée négative de l'amplificateur :  $i_{n-}^2 |Z_F|^2 = i_{n-}^2 R_G^2 |H_{AMP-}(s)|^2$

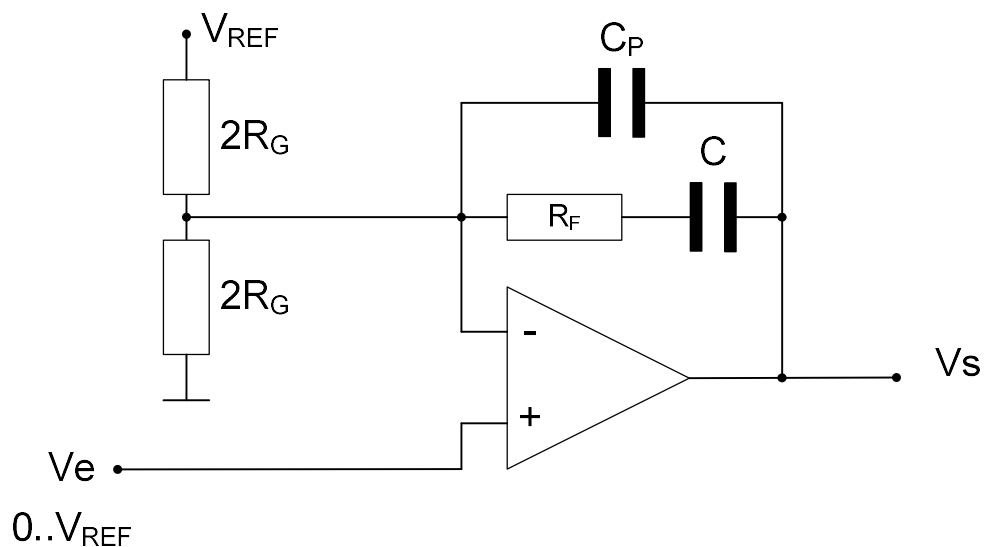
D'où le bruit total en sortie:

$$\langle |u_{AMP}(s)|^2 \rangle = \begin{cases} 8kTR_G |H_{AMP-}(s)|^2 \\ + 8kTR_F \left| \frac{1}{1 + \frac{C_p}{C} + R_F C_p s} \right|^2 \\ + |H_{AMP+}(s)|^2 e_n^2 \\ + R_G^2 |H_{AMP-}(s)|^2 (i_{n+}^2 + i_{n-}^2) \end{cases}$$

Les valeurs des résistances sont choisies faibles pour limiter le bruit thermique.

#### 4.1.5.4.3. Modélisation du bruit du filtre actif intégrateur asymétrique

Pour le cas d'un montage intégrateur typique avec un pôle supplémentaire :



On a :  $Z_F = \frac{1+R_F C s}{C s} \cdot \frac{1}{1+\frac{C_P}{C}+R_F C_P s}$  et  $Z_G = R_G$

L'impédance de la source est  $R_e$ .

On note  $H_{AMP+}(s) \approx 1 + \frac{Z_F}{R_G} = \frac{1+R_F C s + R_G s (C + C_P + R_F C C_P s)}{R_G s (C + C_P + R_F C C_P s)}$  la fonction de transfert du filtre.

On note  $H_{AMP-}(s) \approx \frac{Z_F}{Z_G} = \frac{1+R_F C s}{R_G C s} \cdot \frac{1}{1+\frac{C_P}{C}+R_F C_P s}$  le gain de bruit sur l'entrée négative.

Avec les valeurs efficaces des densités spectrales de bruit de l'amplificateur:

$e_n$  tension efficace en entrée

$i_{n+}$  courant efficace sur l'entrée « + »

$i_{n-}$  courant efficace sur l'entrée « - »

Et en considérant le bruit en sortie :

- Bruits calculés sur l'entrée positive de l'amplificateur :

- o Tension d'entrée de l'amplificateur :  $e_n^2 |H_{AMP+}(s)|^2$
- o Courant sur l'entrée positive de l'amplificateur :  $i_{n+}^2 R_e^2 |H_{AMP+}(s)|^2$

- Bruits calculés sur l'entrée négative de l'amplificateur :

- o Thermique sur  $R_G$  :  $4kTR_G |H_{AMP-}(s)|^2$

- Bruits calculés sur sortie :

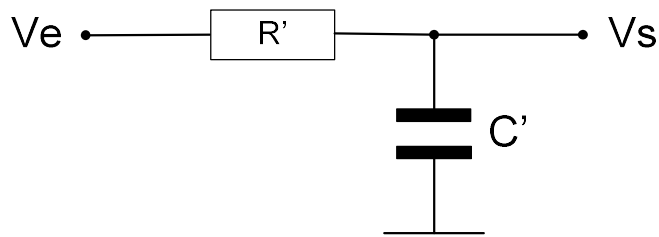
- o Thermique sur  $R_F$  :  $4kTR_F \left| \frac{Z_{Cp}}{Z_{Cp} + R_F + Z_C} \right|^2 = 4kTR_F \left| \frac{1}{1 + \frac{C_P}{C} + R_F C_P s} \right|^2$
- o Courant sur l'entrée négative de l'amplificateur :  $i_{n-}^2 |Z_F|^2 = i_{n-}^2 R_G^2 |H_{AMP-}(s)|^2$

D'où le bruit total en sortie:

$$\langle |u_{AMP}(s)|^2 \rangle = \begin{cases} 4kTR_G |H_{AMP-}(s)|^2 \\ + 4kTR_F \left| \frac{1}{1 + \frac{C_P}{C} + R_F C_P s} \right|^2 \\ + |H_{AMP+}(s)|^2 (e_n^2 + R_e^2 i_{n+}^2) \\ + R_G^2 |H_{AMP-}(s)|^2 i_{n-}^2 \end{cases}$$

#### 4.1.5.4.4. Modélisation du bruit d'un pôle RC

Pour le cas d'une cellule passe-bas RC placée à la suite de l'amplificateur :



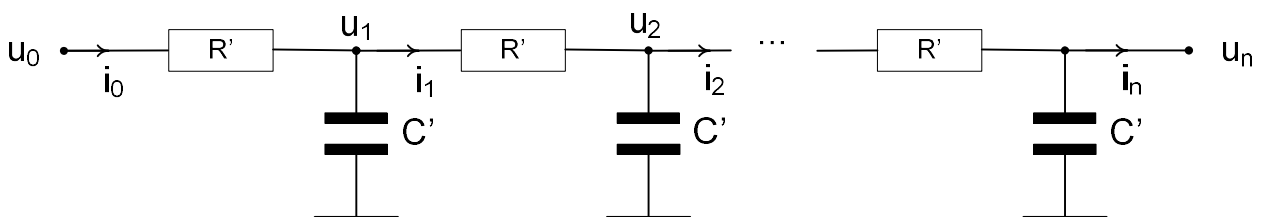
$$\text{On a : } \frac{Vs}{Ve} = \frac{1}{1 + R'C's}$$

La densité spectrale de bruit thermique de la résistance R' en sortie est :

$$\langle |u_{R'}(z)|^2 \rangle = 4kTR' \left| \frac{1}{1 + R'C's} \right|^2$$

#### 4.1.5.4.5. Modélisation du bruit d'une cascade de pôles RC

Pour le cas de multiples cellules passe-bas RC identiques placée à la suite de l'amplificateur :



Par rapport au cas précédent, la densité spectrale de bruit thermique des résistances R' peut être majoré par :

$$\langle |u_{R'}(z)|^2 \rangle \leq 4nkTR' \left| \frac{1}{1 + R'C's} \right|^2$$

### 4.1.6. FLL

Dans une FLL (Frequency-Locked Loop), ou PLL différentielle, le suivi de phase est perdu mais on cherche à conserver le suivi de fréquence. C'est par exemple le cas quand la mesure de la phase (comparateur de phase) n'est pas disponible mais que l'on dispose d'une mesure de la fréquence de sortie, c'est-à-dire de la variation de phase de la sortie sur un intervalle de temps T (déterminé à partir de la fréquence de référence).

Si on suppose que cet intervalle de temps T est faible devant la constante de temps de la boucle, la mesure de fréquence est similaire à l'utilisation d'un comparateur de phase suivi d'un différentiateur (fonction de transfert : s). Les calculs pour la PLL restent alors valables en multipliant la réponse du filtre par s. Le gain en boucle ouverte devient :

$$W_{FLL}(s) = s \cdot W_{PLL}(s) = H(s) \cdot K_i \cdot \frac{K_{VCO}}{N}$$

En première approche, on peut conserver le filtre de la PLL équivalente (qui est au minimum du premier ordre), si on insère un intégrateur (fonction de transfert: 1/s) pour neutraliser le différentiateur.

L'utilisation du différentiateur annulant le suivi de phase de la référence, le bruit de phase basse fréquence (au moins jusqu'à environ 1/T) en sortie est au minimum celui du VCO.

## 4.2. PLL SIMPLE PILOTEE PAR DDS

On peut alimenter une PLL avec la sortie d'un DDS, qui sert de référence. La PLL elle-même travaille avec un diviseur entier (faible) et constitue un multiplieur de fréquence.

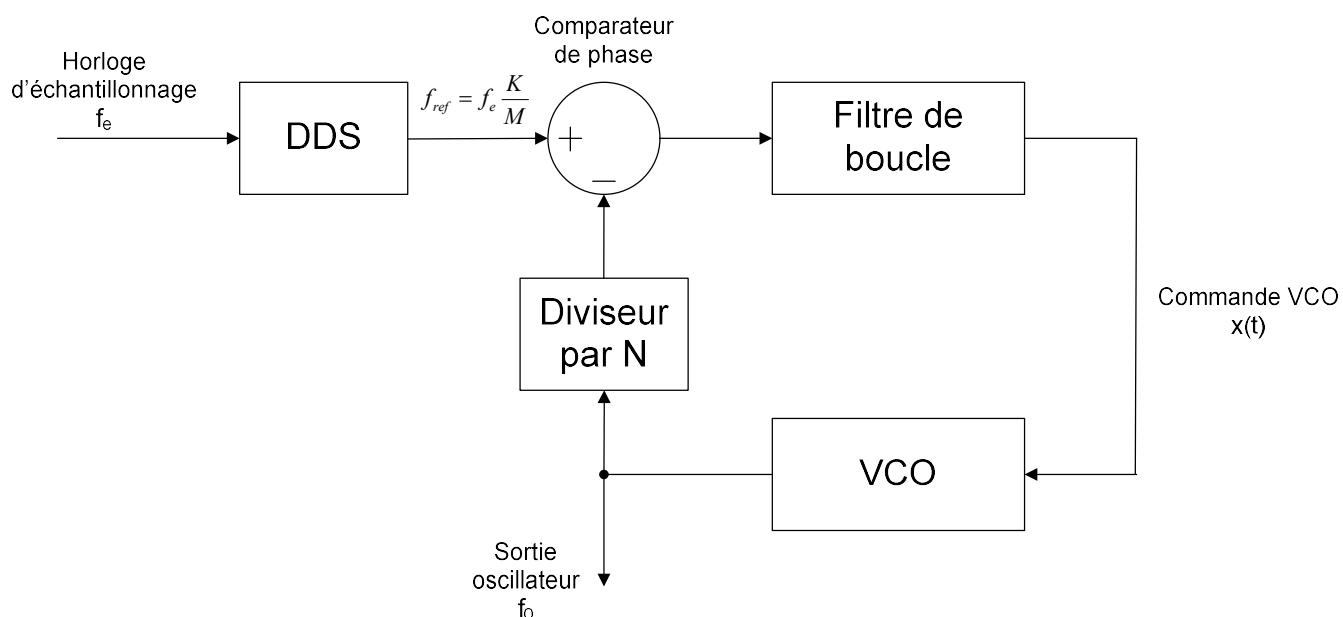


Figure 8 - PLL simple pilotée par DDS

Le bruit de phase basse fréquence est celui du DDS, qui est lui-même directement lié à celui de l'horloge d'échantillonnage diminué du facteur de division (soit  $-20 \cdot \log_{10}(K/M)$ ). Les pics sous-harmoniques dans la bande de boucle peuvent être maîtrisés en construisant un DDS spécifique, et impliquent un pas en fréquence supérieur à la largeur de bande de la boucle. Les pics sous-harmoniques du DDS sont alors éliminés, le bruit de phase haute fréquence est celui du VCO.

La fréquence de comparaison peut être très élevée si le comparateur de phase l'autorise (les DDS actuels acceptent des horloges de fréquence supérieure à 1 GHz), ce qui permet une bande passante de boucle élevée, nécessaire pour un faible bruit de phase en hyper-fréquences.

## 4.3. PLL A BOUCLES MULTIPLES

La PLL à double boucle permet d'obtenir un pas en fréquence faible tout en travaillant avec des facteurs de division limités, permettant de limiter la dégradation du bruit de phase dans la bande de la PLL.

Elle consiste à combiner la voie de retour de la PLL principale avec la sortie d'une deuxième PLL, décalée en fréquence selon le schéma suivant :

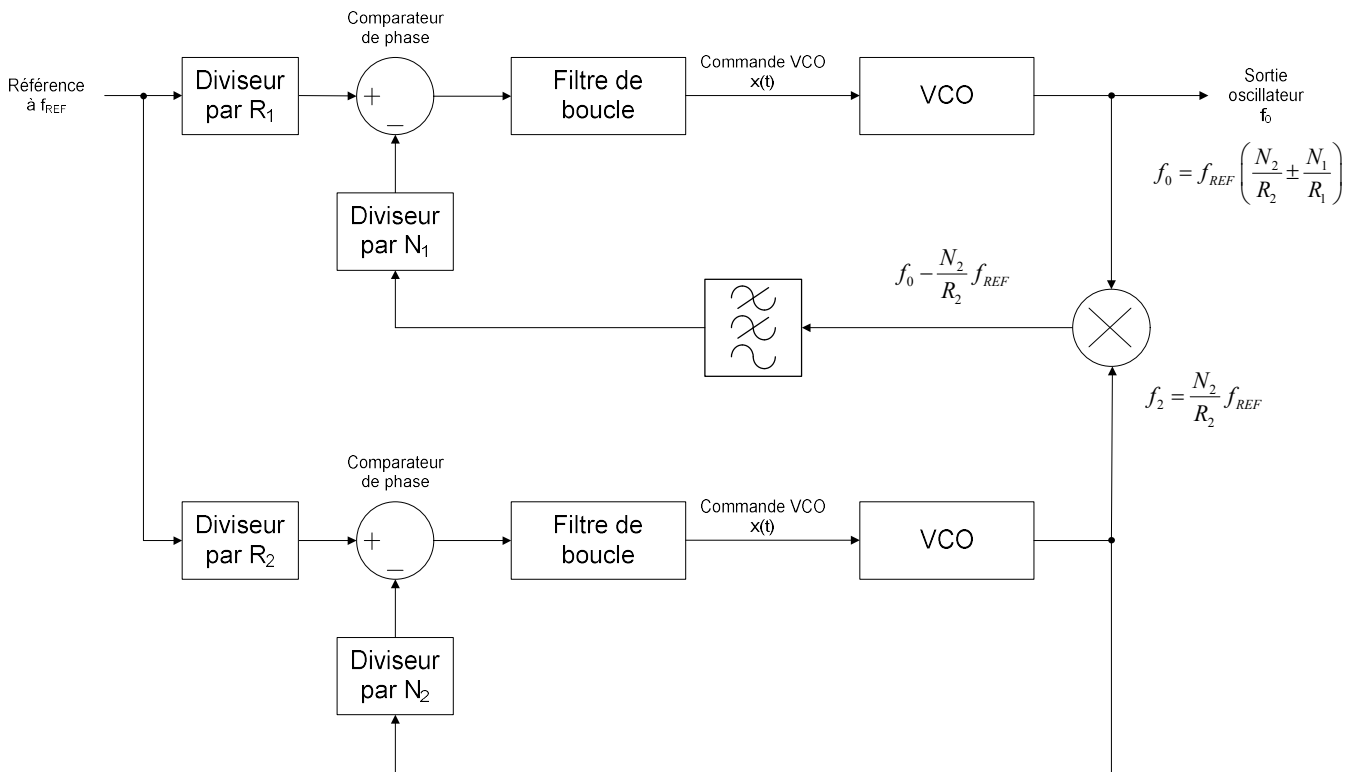


Figure 9 - PLL à double boucle

La deuxième PLL (simple) fournit une fréquence  $f_2 = \frac{N_2}{R_2} f_{REF}$ .

Le mélangeur fournit (notamment) les fréquences  $f_0 \pm f_2 = f_0 \pm \frac{N_2}{R_2} f_{REF}$ . Un filtrage sélectionne l'image désirée (basse), soit  $f_0 - \frac{N_2}{R_2} f_{REF}$ . La sortie de la PLL principale fournit alors nominale la fréquence

$f_0 = f_{REF} \left( \frac{N_2}{R_2} \pm \frac{N_1}{R_1} \right) = f_{REF} \frac{N_2 R_1 \pm N_1 R_2}{R_1 R_2}$ . Pour éviter un verrouillage de la boucle sur une fréquence image, la commande du VCO doit être pré-positionnée au démarrage.

Pour fixer les choses, on choisit :  $f_0 = f_{REF} \frac{N_2 R_1 + N_1 R_2}{R_1 R_2}$

En supposant que les éléments des deux boucles ont des caractéristiques similaires, on peut écrire :

le bruit de phase de la deuxième boucle est de la forme :

$$\delta\varphi_{S2}(s) = \delta\varphi_{VCO}(s)(1 - G_2(s)) + N_2 \left( \frac{\delta\varphi_{REF}(s)}{R_2} + \delta\varphi_{CP2+DIV2}(s) \right) G_2(s)$$

le bruit de phase de la première boucle est de la forme :

$$\delta\varphi_{S1}(s) = \delta\varphi_{VCO}(s)(1 - G_1(s)) + N_1 \left( \frac{\delta\varphi_{REF}(s)}{R_1} + \delta\varphi_{CP1+DIV1}(s) + \frac{\delta\varphi_{MEL}(s) + \delta\varphi_{S2}(s)}{N_1} \right) G_1(s)$$

En se limitant au bruit de phase dans la bande en boucle fermée (on suppose  $G_1(s) = G_2(s) = 1$ ), on a dans le pire cas (les bruits de phase issus de la référence s'ajoutent directement):

$$\delta\varphi_{S1}(s) = \left( \frac{N_1}{R_1} + \frac{N_2}{R_2} \right) \delta\varphi_{REF}(s) + N_1 \delta\varphi_{CP1+DIV1}(s) + \delta\varphi_{MEL}(s) + N_2 \delta\varphi_{CP2+DIV2}(s)$$

$$\text{soit : } \delta\varphi_{S1}(s) = \frac{N_1 R_2 + N_2 R_1}{R_1 R_2} \delta\varphi_{REF}(s) + N_1 \delta\varphi_{CP1+DIV1}(s) + N_2 \delta\varphi_{CP2+DIV2}(s) + \delta\varphi_{MEL}(s)$$

Dans le pire cas (bruits des PLL 1 et 2 en phase), et avec des composants similaires, on a :

$$\delta\varphi_{S1}(s) \approx \frac{N_1 R_2 + N_2 R_1}{R_1 R_2} \delta\varphi_{REF}(s) + (N_1 + N_2) \delta\varphi_{CP+DIV}(s) + \delta\varphi_{MEL}(s)$$

Le bruit de phase d'une PLL simple équivalente serait (en supposant  $R_1$  et  $R_2$  premiers entre eux) :

$$\delta\varphi_S(s) = \frac{N_1 R_2 + N_2 R_1}{R_1 R_2} \delta\varphi_{REF}(s) + (N_1 R_2 + N_2 R_1) \delta\varphi_{CP+DIV}(s)$$

En considérant le bruit du mélangeur négligeable devant le bruit des comparateurs de phase, la PLL à double boucle permet de réduire le bruit de phase « palier » (dû notamment au bruit du comparateur de phase) dans le rapport  $\frac{N_1 R_2 + N_2 R_1}{N_1 + N_2}$ , soit  $G_\varphi = 20 \cdot \log_{10} \left( \frac{N_1 R_2 + N_2 R_1}{N_1 + N_2} \right)$  dB.

Exemple :

On choisit  $R_1 = 10$ ,  $R_2 = 1$

On a alors  $f_0 = f_{REF} \left( N_2 + \frac{N_1}{10} \right)$ , avec  $N_1 = 1..10$ , le pas en fréquence de la PLL est égal au dixième de la fréquence de référence. Le gain sur le bruit de phase « palier » par rapport à la PLL simple est  $G_\varphi = 20 \cdot \log_{10} \left( \frac{N_1 R_2 + N_2 R_1}{N_1 + N_2} \right) = 20 \cdot \log_{10} \left( \frac{N_1 + 10 N_2}{N_1 + N_2} \right)$ , qui varie de 5 dB ( $N_1 = 10$ ,  $N_2 = 1$ ) à 20 dB ( $N_2 \gg N_1$ ).

Le principe peut être étendu aux boucles multiples en construisant une cascade de PLL. La fonction de transfert globale pour la dernière boucle devient alors de plus en plus complexe, compliquant l'étude. Les bandes passantes des PLL doivent typiquement devenir de plus en plus larges à chaque étage ; à défaut, des instabilités peuvent apparaître.

#### 4.4. PLL SIMPLE AVEC DECALAGE

En remplaçant la deuxième PLL de la PLL double boucle par un oscillateur fixe (à faible bruit de phase), on obtient une PLL simple avec un décalage en fréquence  $f_2$  dans la voie de retour.

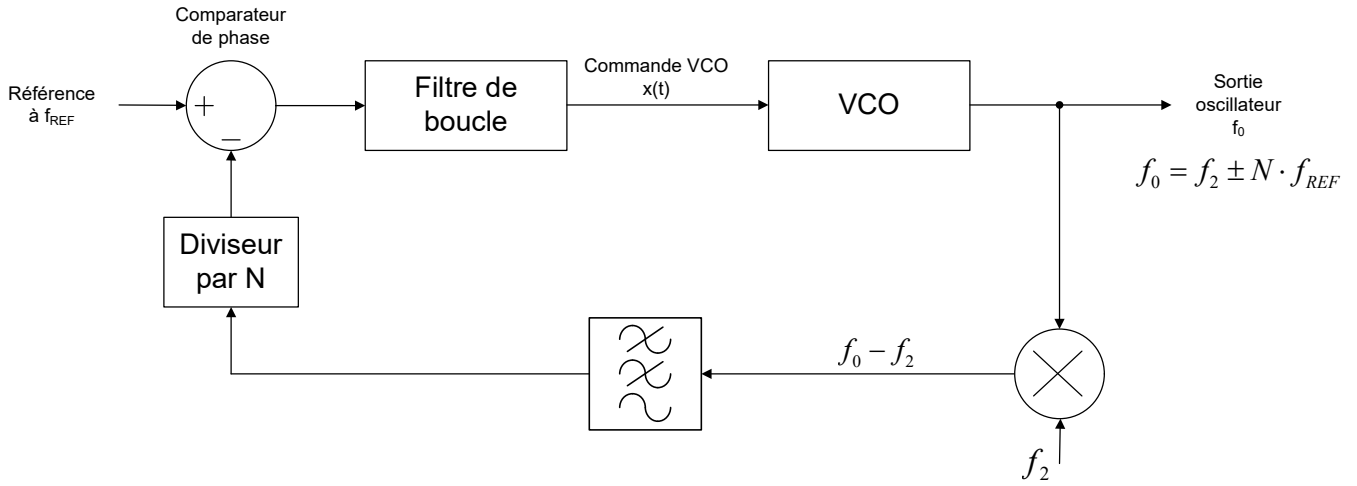


Figure 10 - PLL simple à décalage

La PLL génère une fréquence de la forme  $f_0 = f_2 \pm N \cdot f_{REF}$ , la sélection est faite par pré-positionnement de la commande du VCO au démarrage.

En supposant le bruit de phase sur  $f_2$  équivalent à celui de la référence  $f_{REF}$  (c'est-à-dire  $|\delta\varphi_{f_2}(s)| \approx \frac{f_2}{f_{REF}} |\delta\varphi_{ref}(s)|$ ), le bruit de phase en sortie de PLL est, dans le pire cas :

$$\delta\varphi_S(s) \approx \left( N + \frac{f_2}{f_{REF}} \right) \delta\varphi_{REF}(s) + N \delta\varphi_{CP+DIV}(s)$$

En posant  $f_2 = N_0 \cdot f_{REF}$ , le gain sur le bruit de phase « palier » (dû au comparateur de phase) par rapport à la PLL simple est :

$$G_\varphi = 20 \cdot \log_{10} \left( \frac{N_0 + N}{N} \right) = 20 \cdot \log_{10} \left( 1 + \frac{N_0}{N} \right)$$

Cette structure permet de diminuer considérablement le bruit de phase dans le cas d'un synthétiseur prévu pour un domaine de fréquence étroit (comparativement à  $f_2$  ou  $f_0$ ).



## 4.5. PLL AVEC FILTRE NUMERIQUE

On considère ici une PLL dont le filtre de boucle est numérique ; le comparateur phase/fréquence peut être numérique (il fournit directement une mesure numérique de la phase) ou analogique (auquel cas un convertisseur A/N est requis sur sa tension de sortie). La sortie du filtre numérique est dirigée sur un convertisseur N/A (suivi d'un filtre anti-repliements) pour commander le VCO analogique. Cette structure permet aussi de gérer un accrochage rapide (amélioration de l'agilité), par exemple en programmant la valeur initiale du filtre de boucle depuis une table de référence.

Un exemple de configuration avec filtre numérique est le suivant :

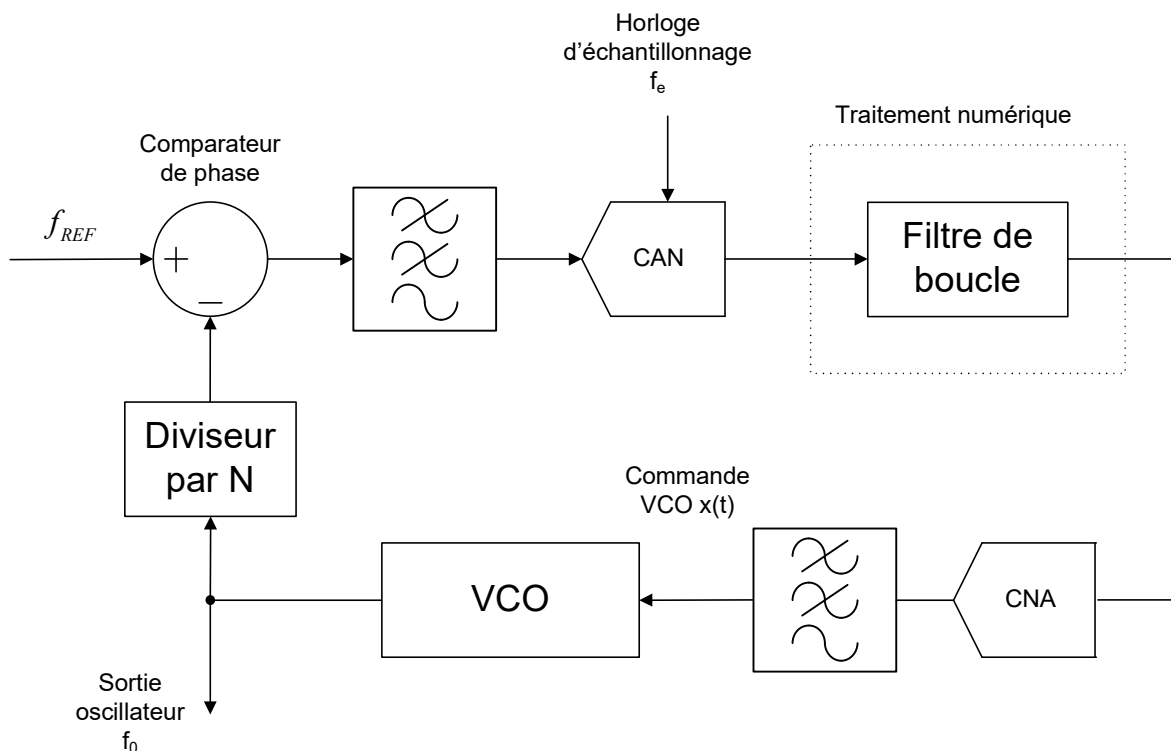


Figure 11 - PLL simple avec filtre de boucle numérique

L'ajout d'un faible bruit numérique (hors bande, haute fréquence) est requis au niveau du CNA pour éviter l'apparition de pics de bruit de quantification. De la même manière, un bruit analogique (hors bande) au moins équivalent au bruit de quantification peut être ajouté en entrée de CAN.

Ce type de structure présente surtout un intérêt pour les PLL à très faible bande passante, pour lesquelles un filtre de boucle analogique nécessite des capacités de forte valeur (et de forte taille) avec un courant de fuite non négligeable. Le cas d'espèce est l'asservissement d'un VCXO sur une référence externe, avec une bande passante de quelques Hertz.

## 4.6. PLL NUMERIQUE

On emploie le terme « PLL numérique » quand tout ou partie de la PLL est réalisé par voie numérique (ce qui est le cas notamment des PLL intégrant des DDS). A la limite, on obtient une « PLL logicielle ». On utilise également le terme « PLL hybride », notamment quand le VCO reste analogique.

La deuxième partie de l'étude détaillera plus précisément certaines de ces PLL hybrides à traitement numérique.